



Guia docent

230911 - DD - Disseny Digital

Última modificació: 25/05/2023

Unitat responsable: Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona

Unitat que imparteix: 710 - EEL - Departament d'Enginyeria Electrònica.

Titulació: GRAU EN ENGINYERIA ELECTRÒNICA DE TELECOMUNICACIÓ (Pla 2018). (Assignatura obligatòria).

Curs: 2023

Crèdits ECTS: 6.0

Idiomes: Català

PROFESSORAT

Professorat responsable: Consultar aquí / See here:
<https://telecos.upc.edu/ca/estudis/curs-actual/professorat-responsables-coordinadors/responsables-assignatura>

Altres: Consultar aquí / See here:
<https://telecos.upc.edu/ca/estudis/curs-actual/professorat-responsables-coordinadors/professorat-assignat-idioma>

CAPACITATS PRÈVIES

Anàlisi bàsica de circuits electrònics.

Coneixements bàsics de dispositius electrònics i, en particular, del transistor MOS.

COMPETÈNCIES DE LA TITULACIÓ A LES QUALS CONTRIBUEIX L'ASSIGNATURA

Específiques:

CE14. Capacitat d'anàlisi i disseny de circuits combinacionals i seqüencials, sincrònons i asincrònons i d'utilització de microprocessadors i circuits integrats. (Mòdul comú a la branca de telecomunicació).

CE15. Coneixement i aplicació dels fonamentals llenguatges de descripció de dispositius de hardware. (Mòdul comú a la branca de telecomunicació).

CE25. Capacitat de dissenyar circuits d'electrònica analògica i digital, de conversió analògica-digital i digital-analògica, de radiofreqüència, d'alimentació i conversió d'energia elèctrica per aplicacions de telecomunicació i computació. (Mòdul de tecnologia específica- Sistemes electrònics).

Transversals:

CT3. COMUNICACIÓ EFICAÇ ORAL I ESCRITA. Comunicar-se de forma oral i escrita amb d'altres persones sobre els resultats de l'aprenentatge, de l'elaboració del pensament i de la presa de decisions, participar en debats sobre el tema de la pròpia especialitat.

Bàsiques:

CB3. Que els estudiants tinguin la capacitat de reunir i interpretar dades rellevants (normalment dins de la seva àrea d'estudi) per emetre judicis que inclouin una reflexió sobre temes rellevants de caire social, científic o ètic.

METODOLOGIES DOCENTS

Classes expositives i d'aplicació

Classes de laboratori

Treball en grup (no presencial)

Treball individual (no presencial)

Exercicis

Proves de resposta curta (Control)

Proves de resposta llarga (Examen Final)

Pràctica de laboratori



OBJECTIUS D'APRENTATGE DE L'ASSIGNATURA

Capacitat d'anàlisi, disseny i verificació experimental de subsistemes electrònics digitals combinacionals i seqüencials emprant eines modernes. A més, l'assignatura introdueix i utilitza el llenguatge de descripció de hardware VHDL. També s'inclouen nocions sobre la família lògica CMOS, la utilització de dispositius lògics programables i una introducció als sistemes digitals complexos.

Resultat de l'aprenentatge:

L'estudiant és capaç d'analitzar i dissenyar circuits combinacionals i seqüencials, síncrons i asíncrons i d'utilitzar circuits integrats.

L'estudiant coneix i sap aplicar els fonaments de llenguatges de descripció de hardware.

En treballar en equip, l'estudiant identifica els objectius del grup i pot dissenyar un pla de treball per a assolir-los, identificar les responsabilitats de cada component del grup i assumir el compromís de la tasca assignada.

Identifica, modela i planteja problemes a partir de situacions obertes. Explora i aplica les alternatives per a la seva resolució. Maneja aproximacions.

HORES TOTALES DE DEDICACIÓ DE L'ESTUDIANTAT

Tipus	Hores	Percentatge
Hores grup petit	26,0	17.33
Hores aprenentatge autònom	85,0	56.67
Hores grup gran	39,0	26.00

Dedicació total: 150 h

CONTINGUTS

Tema 1. Introducció al disseny digital

Descripció:

L'abstracció digital, sistemes i senyals digitals, comportament versus estructura, jerarquia. Funcions lògiques i àlgebra de Boole. Sistemes de numeració i codis. Sota l'abstracció digital: alimentació, retard, consum, nivells lògics, alta impedància.

Dedicació: 17h

Grup gran/Teoria: 7h

Aprenentatge autònom: 10h

Tema 2. Disseny combinacional

Descripció:

Disseny canònic en SoP i PoS. Simplificació de funcions lògiques. Disseny amb mòduls combinacionals. Multiplexors, descodificadors, sumadors, comparadors, etc.

Dedicació: 30h

Grup gran/Teoria: 10h

Grup petit/Laboratori: 2h

Aprenentatge autònom: 18h



Tema 3. Disseny combinacional amb VHDL

Descripció:

Història i trets bàsics dels HDLs, metodologies i eines de disseny. Elements fonamentals: tipus de dades, objectes de dades, operadors. Unitats de descripció: entitats, arquitectures, paquets i llibreries. Assignacions concurrents, condicionals i seleccions. Processos i sentències seqüencials. Declaració i instanciació de components.

Dedicació: 24h

Grup gran/Teoria: 6h

Grup petit/Laboratori: 4h

Aprentatge autònom: 14h

Tema 4. Disseny seqüencial

Descripció:

Sistemes asíncrons i síncrons, comportament temporal. Latxos i biestables. Anàlisi i síntesi a mida de màquines d'estats síncrones. Disseny modular seqüencial, registres i comptadors. Disseny seqüencial amb VHDL. Temporització: retards, temps de setup i hold, skews, tractament de senyals de reset i de rellotge. Màquines algorísmiques, unitats de dades i de control.

Dedicació: 55h

Grup gran/Teoria: 15h

Grup petit/Laboratori: 10h

Aprentatge autònom: 30h

Tema 5. Circuits digitals CMOS

Descripció:

Tipus de CIs digitals i famílies lògiques. Transistors MOS. Inversor i portes bàsiques CMOS. Prestacions en portes CMOS: retards, espuris, consums estàtics i dinàmics. Dispositius de lògica programable, cèl·lules lògiques i estils de síntesi. Memòries.

Dedicació: 22h

Grup gran/Teoria: 10h

Aprentatge autònom: 12h

SISTEMA DE QUALIFICACIÓ

Qualificació final en funció de les qualificacions respectives de la part de teoria (60%) i de la part de laboratori (40%).

La part de teoria consta en un 60% de l'examen final de teoria i un 40% d'avaluació continuada: exàmens, treballs, lliurament de problemes o altres activitats que es facin durant el curs. La part de laboratori s'obté a partir de les pràctiques fetes i de l'examen final de laboratori.

La re-avaluació de l'assignatura implica tornar a fer l'examen final, que inclou teoria i laboratori. Les qualificacions obtingudes substitueixen les anteriors. No són re-avaluables ni l'avaluació continuada ni les pràctiques.

NORMES PER A LA REALITZACIÓ DE LES PROVES.

En els exàmens no es permet l'ús de dispositius amb connexió inalàmbrica (mòbils, portàtils, tablets, etc.), ni de calculadores programables. A més, cal portar algun document identificatiu (DNI, passaport, etc).



BIBLIOGRAFIA

Bàsica:

- Harris, S.L.; Harris, D.M. Digital design and computer architecture. ARM ed. Waltham, MA: Morgan Kaufmann, 2016. ISBN 9780128000564.
- Pardo Carpio, F.; Boluda Grau, J.A. VHDL: lenguaje para síntesis y modelado de circuitos. 3a ed. act. Paracuellos de Jarama, Madrid: Ra-ma, 2011. ISBN 9788499640402.
- Ercegovac, M.D.; Lang, T.; Moreno, J.H. Introduction to digital systems. Estats Units d'Amèrica: John Wiley and Sons, 1999. ISBN 0471527998.

RECURSOS

Material informàtic:

- Quartus II Web edition. Recurs