

Guia docent

270065 - PEC - Projecte d'Enginyeria de Computadors

Última modificació: 06/02/2025

Unitat responsable: Facultat d'Informàtica de Barcelona
Unitat que imparteix: 701 - DAC - Departament d'Arquitectura de Computadors.
707 - ESAII - Departament d'Enginyeria de Sistemes, Automàtica i Informàtica Industrial.

Titulació: GRAU EN ENGINYERIA INFORMÀTICA (Pla 2010). (Assignatura optativa).

Curs: 2024 **Crèdits ECTS:** 6.0 **Idiomes:** Català, Castellà

PROFESSORAT

Professorat responsable: ANTONIO BENITO MARTÍNEZ VELASCO - JOSEP-LLORENÇ CRUZ DIAZ

Altres: Primer quadrimestre:
ANTONIO BENITO MARTÍNEZ VELASCO - 10
CARLOS MORATA NÚÑEZ - 10

Segon quadrimestre:
JOSEP-LLORENÇ CRUZ DIAZ - 10

CAPACITATS PRÈVIES

L'estudiant ha de tenir les capacitats tècniques que li atorguen les assignatures cursades prèviament a més d'un nivell d'anglès suficient per a llegir i entendre una documentació tècnica.

Coneixements de programació en llenguatge màquina i en codi ensamblador.
Conèixer el funcionament de les diferents portes lògiques i blocs combinacionals o seqüencials.
Saber analitzar i sintetitzar circuits lògics.
Saber el funcionament d'un computador a nivell de components i interconnexions.
Conèixer el funcionament, els elements principals i l'estructura d'un processador.
Coneixements de Sistemes Operatius a nivell de desenvolupador.
Coneixements sobre l'arquitectura i funcionament els microcontroladors
Saber configurar perifèrics integrats als microcontroladors
Saber interconnectar els microcontroladors a perifèrics externs
Coneixements del disseny de sistemes encastrats (S.E)
Aspectes Hardware i software dels SE
Saber utilitzar les eines pel desenvolupament de S.E

REQUISITS

- Pre-Corequisit AC2
- Pre-Corequisit DSBM
- Pre-Corequisit SO2

COMPETÈNCIES DE LA TITULACIÓ A LES QUALS CONTRIBUEIX L'ASSIGNATURA

Específiques:

CEC1.1. Dissenyar un sistema basat en microprocessador/microcontrolador.

CEC2.1. Analitzar, avaluar, seleccionar i configurar plataformes hardware per al desenvolupament i l'execució d'aplicacions i serveis informàtics.

CEC2.2. Programar considerant l'arquitectura hardware, tant en assemblador com en alt nivell.

CEC2.3. Desenvolupar i analitzar software per a sistemes basats en microprocessadors i les seves interfícies amb usuaris i altres dispositius.

CEC3.2. Desenvolupar processadors específics i sistemes encastrats; desenvolupar i optimitzar el software d'aquests sistemes.

CT6.2. Demostrar coneixement, comprensió i capacitat d'avaluar l'estructura i l'arquitectura dels computadors, i els components bàsics que els componen.

CT7.1. Demostrar coneixement de les mètriques de qualitat i saber-les utilitzar.

CT8.7. Controlar versions i configuracions del projecte.

Genèriques:

G1. Conèixer i comprendre l'organització d'una empresa i les ciències que regeixen la seva activitat; capacitat de comprendre les regles laborals i les relacions entre la planificació, les estratègies industrials i comercials, la qualitat i el benefici. Desenvolupar la creativitat, l'esperit emprenedor i la tendència a la innovació.

G4. Comunicar de forma oral i escrita amb altres persones coneixements, procediments, resultats i idees. Participar en debats sobre temes propis de l'activitat de l'enginyer tècnic en informàtica.

G5. Ser capaç de treballar com a membre d'un equip, ja sigui com a un membre més, ja sigui realitzant tasques de direcció, amb la finalitat de contribuir a desenvolupar projectes d'una manera pragmàtica i amb sentit de la responsabilitat; assumir compromisos tenint en compte els recursos disponibles.

METODOLOGIES DOCENTS

L'assignatura només tindrà classes de laboratori. Al inici de cada sessió de laboratori es farà una breu explicació teòrica, d'uns 20 minuts de durada. Aquesta explicació teòrica serà per recordar els conceptes apresos en assignatures anteriors i per presentar en detall la tasca a realitzar en la sessió de laboratori.

Les classes de laboratori seran setmanals.

Durant el quadrimestre de tardor (Q1) es dissenyarà i es construirà el prototipus del sistema encastrat, que es detallarà a les explicacions teòriques, amb l'ajuda d'un entorn de desenvolupament de microcontroladors i les tècniques d'implementació de prototipus.

Durant el quadrimestre de primavera (Q2) al laboratori s'implementarà en una placa de desenvolupament de FPGA el processador mostrat a les explicacions teòriques, fent servir eines de desenvolupament professionals.

Totes aquesta implementacions i dissenys es realitzaran en grups de 2 persones.

OBJECTIUS D'APRENENTATGE DE L'ASSIGNATURA

1. Nomenbrar i definir els conceptes bàsics en la gestió de projectes
2. (Q1 - Projecte de disseny i implementació d'un sistema encastat) Especificar els objectius d'un sistema encastat
3. (Q1 - Projecte de disseny i implementació d'un sistema encastat) Descriure el hardware d'un sistema enquestat a partir de les especificacions
4. (Q1 - Projecte de disseny i implementació d'un sistema encastat) Obtenir el disseny hardware a partir de l'esquema de blocs
5. (Q1 - Projecte de disseny i implementació d'un sistema encastat) Implementar el hardware d'un sistema encastat
6. (Q1 - Projecte de disseny i implementació d'un sistema encastat) Obtenir el disseny software d'un sistema enquestat a partir de les especificacions
7. (Q1 - Projecte de disseny i implementació d'un sistema encastat) Implementar el software d'un sistema encastat
8. (Q1 - Projecte de disseny i implementació d'un sistema encastat) Integrar el disseny hardware i software en un prototipus
9. (Q2 - Projecte d'implementació d'un processador) Usar correctament el llenguatge de descripció del hardware (VHDL) i dissenyar sistemes digitals utilitzant un llenguatge de descripció del hardware.
10. (Q2 - Projecte d'implementació d'un processador) Usar les eines i programar les plaques de desenvolupament per a una FPGA.
11. (Q2 - Projecte d'implementació d'un processador) Comprendre i posar en pràctica la microarquitectura d'un processador a nivell bàsic i avançat.
12. (Q2 - Projecte d'implementació d'un processador) Implementar un processador senzill (reduït) unicycle.
13. (Q2 - Projecte d'implementació d'un processador) Implementar un processador multicicle.
14. (Q2 - Projecte d'implementació d'un processador) Implementar un processador amb característiques avançades.
15. (Q2 - Projecte d'implementació d'un processador) Presentar i defensar alternatives de disseny hardware per a diferents components del processador.
16. (Q2 - Projecte d'implementació d'un processador) Implementar un petit nucli de Sistema Operatiu per al processador dissenyat.

HORES TOTALES DE DEDICACIÓ DE L'ESTUDIANTAT

Tipus	Hores	Percentatge
Hores activitats dirigides	6,0	4.00
Hores aprenentatge autònom	84,0	56.00
Hores grup petit	60,0	40.00

Dedicació total: 150 h

CONTINGUTS

Introducció.

Descripció:

Una breu presentació de l'assignatura. Una introducció a la gestió de projectes. En el Q1 una introducció al disseny basat en sistemes encastats i en el Q2 una introducció al dispositius programables (FPGA) i als llenguatges de descripció de hardware

(Q1 - Projecte de disseny i implementació d'un sistema encastat) Desenvolupament d'un projecte de sistema encastat

Descripció:

Etapas de desenvolupament i planificació d'un sistema encastat.

Eines de desenvolupament. Repercussions socio-ambientals del projecte. Memòria i plec de condicions.

(Q1 - Projecte de disseny i implementació d'un sistema encastat) Descripció hardware dels sistemes encastats

Descripció:

Tècniques i eines de descripció del hardware d'un sistema encastat. Diagrames de blocs. Esquemes elèctrics. Sistemes de captura d'esquemes

(Q1 - Projecte de disseny i implementació d'un sistema encastat) Implementació hardware dels sistemes encastats

Descripció:

Mètodes i eines per a l'obtenció d'un prototipus a partir del disseny

(Q1 - Projecte de disseny i implementació d'un sistema encastat) Disseny de sistemes autònoms low cost low power

Descripció:

Es presenten les alternatives de disseny per tal d'obtenir sistemes de baix consum i baix cost

(Q1 - Projecte de disseny i implementació d'un sistema encastat) Descripció software dels sistemes encastats

Descripció:

Tècniques i eines de descripció del software d'un sistema encastat. Diagrames de flux, diagrames d'estats, disseny basat en models. Idoneïtat segons l'aplicació.

(Q1 - Projecte de disseny i implementació d'un sistema encastat) Implementació software dels sistema encastats

Descripció:

Depuració i prova del firmware dels sistemes encastats

(Q2 - Projecte d'implementació d'un processador) Eines de desenvolupament d'FPGA.

Descripció:

Eines per a la descripció y programació de hardware sobre FPGA. Simuladors y depuradors (debuggers) de circuits. Descripció de la placa de proves. Implementació d'alguns blocs bàsics (multiplexors, sumadors, rellotges) en una placa de proves.

(Q2 - Projecte d'implementació d'un processador) Llenguatges de descripció de hardware.

Descripció:

Repàs dels conceptes bàsics de VHDL y ampliació dels coneixements en llenguatges de descripció del hardware.

(Q2 - Projecte d'implementació d'un processador) Descripció del processador.

Descripció:

Repàs d'alguns de des coneixements y tècniques adquirits prèviament en el disseny de computadors. Mostar el repertori d'instruccions i el disseny de blocs hardware del processador a implementar.

(Q2 - Projecte d'implementació d'un processador) Implementació bàsica del processador.

Descripció:

Implementació d'un processador bàsic (banc de registres i ALU simple) unicycle. Implementació d'una memòria en una FPGA.

(Q2 - Projecte d'implementació d'un processador) Implementació del processador complet.

Descripció:

Implementació d'un processador segmentat multicicle. Implementació d'un controlador de memòria que gestioni memòries ROM i RAM externes a la FPGA. Implementació més completa d'una ALU i de les instruccions de salt. Implementació d'un controlador dels sistemes d'entrada/sortida. Afegir suport a interrupcions i excepcions. Afegir un suport bàsic per part del processador per als sistemes operatius actuals (gestió de memòria virtual i execució d'instruccions de forma privilegiada).

ACTIVITATS

Introducció

Descripció:

(Q1) - Projecte de disseny i implementació d'un sistema encastat

Presentació de l'assignatura. Introducció a la gestió de projectes. Introducció al disseny basat en sistemes encastats.

(Q2) - Projecte d'implementació d'un processador

Presentació de l'assignatura. Introducció a la gestió de projectes. Introducció al dispositius programables (FPGA) i als llenguatges de descripció de hardware.

Objectius específics:

1

Competències relacionades:

G4. Comunicar de forma oral i escrita amb altres persones coneixements, procediments, resultats i idees. Participar en debats sobre temes propis de l'activitat de l'enginyer tècnic en informàtica.

G1. Conèixer i comprendre l'organització d'una empresa i les ciències que regeixen la seva activitat; capacitat de comprendre les regles laborals i les relacions entre la planificació, les estratègies industrials i comercials, la qualitat i el benefici. Desenvolupar la creativitat, l'esperit emprenedor i la tendència a la innovació.

G5. Ser capaç de treballar com a membre d'un equip, ja sigui com a un membre més, ja sigui realitzant tasques de direcció, amb la finalitat de contribuir a desenvolupar projectes d'una manera pragmàtica i amb sentit de la responsabilitat; assumir compromisos tenint en compte els recursos disponibles.

Dedicació: 2h

Grup petit/Laboratori: 2h

Fase inicial del projecte

Descripció:

(Q1) - Projecte de disseny i implementació d'un sistema encastat

Especificacions i objectius del projecte. Obtenir unes especificacions del sistema a partir de les alternatives donades pel professor. Definició dels blocs de tasques de desenvolupament i distribució en els diferents grups de laboratori. Diagrama de Gantt del projecte. Diagrama de blocs del sistema complint amb les especificacions. Generar un primer esquema del Hardware de la placa base del sistema.

(Q2) - Projecte d'implementació d'un processador

Aprendre conceptes de VHDL. Pautes del disseny de blocs tipus sumadors, comptadors, registres.

Objectius específics:

2, 3, 4, 9, 10

Competències relacionades:

G1. Conèixer i comprendre l'organització d'una empresa i les ciències que regeixen la seva activitat; capacitat de comprendre les regles laborals i les relacions entre la planificació, les estratègies industrials i comercials, la qualitat i el benefici. Desenvolupar la creativitat, l'esperit emprenedor i la tendència a la innovació.

G5. Ser capaç de treballar com a membre d'un equip, ja sigui com a un membre més, ja sigui realitzant tasques de direcció, amb la finalitat de contribuir a desenvolupar projectes d'una manera pragmàtica i amb sentit de la responsabilitat; assumir compromisos tenint en compte els recursos disponibles.

Dedicació: 12h

Aprenentatge autònom: 6h

Grup petit/Laboratori: 6h

Fase intermèdia del projecte

Descripció:

(Q1) - Projecte de disseny i implementació d'un sistema encastat

Obtenció de la placa base prototip del sistema. Implementació del software del sistema. Obtenir el firmware de control dels diferents dispositius externs (perifèrics, interfícies, sensors i actuadors). Posada en funcionament de la placa base i dels dispositius externs.

(Q2) - Projecte d'implementació d'un processador

Primer implementar un processador unicycle senzill tipus RISC. Aquest processador estarà format només per dos blocs (Banc de Registres i ALU) i una petita lògica de control. Aquest processador serà la base per més endavant desenvolupar-ne un més complet. Seguidament implementar un processador multicicle. Recordar el concepte de fases d'execució. A més a més el processador gestionarà una memòria RAM externa per a les dades i una memòria Flash amb el programa a executar.

Objectius específics:

4, 5, 6, 11, 12, 13

Competències relacionades:

G5. Ser capaç de treballar com a membre d'un equip, ja sigui com a un membre més, ja sigui realitzant tasques de direcció, amb la finalitat de contribuir a desenvolupar projectes d'una manera pragmàtica i amb sentit de la responsabilitat; assumir compromisos tenint en compte els recursos disponibles.

Dedicació: 46h

Aprenentatge autònom: 26h

Grup petit/Laboratori: 20h

Fase avançada del projecte

Descripció:

(Q1) - Projecte de disseny i implementació d'un sistema encastrat

Integració hardware de tots els dispositius externs a la placa base. Integració del firmware de control dels dispositius externs a la placa base.

(Q2) - Projecte d'implementació d'un processador

Connectar dispositius d'entrada/sortida més complexos. Implementar sistemes i estructures avançades en un processador. Afegir suport a interrupcions i excepcions. Afegir un suport bàsic per part del processador per als sistemes operatius actuals (gestió de memòria virtual i execució d'instruccions de forma privilegiada). Inicialització del sistema operatiu. Anàlisi de recursos.

Objectius específics:

5, 7, 8, 13, 14

Competències relacionades:

G1. Conèixer i comprendre l'organització d'una empresa i les ciències que regeixen la seva activitat; capacitat de comprendre les regles laborals i les relacions entre la planificació, les estratègies industrials i comercials, la qualitat i el benefici. Desenvolupar la creativitat, l'esperit emprenedor i la tendència a la innovació.

G5. Ser capaç de treballar com a membre d'un equip, ja sigui com a un membre més, ja sigui realitzant tasques de direcció, amb la finalitat de contribuir a desenvolupar projectes d'una manera pragmàtica i amb sentit de la responsabilitat; assumir compromisos tenint en compte els recursos disponibles.

Dedicació: 46h

Aprenentatge autònom: 26h

Grup petit/Laboratori: 20h

Fase final del projecte

Descripció:

(Q1) - Projecte de disseny i implementació d'un sistema encastrat

Verificar que les prestacions i el funcionament del sistema integrat compleixen les especificacions i objectius marcats inicialment. Correcció i ajust de les desviacions.

(Q2) - Projecte d'implementació d'un processador

Proposar e implementar millores en les capacitats del processadors, en l'arquitectura del processador, en els dispositius d'entrada/sortida o en el sistema operatiu del projecte realitzat.

Objectius específics:

5, 7, 8, 15, 16

Competències relacionades:

G4. Comunicar de forma oral i escrita amb altres persones coneixements, procediments, resultats i idees. Participar en debats sobre temes propis de l'activitat de l'enginyer tècnic en informàtica.

G1. Conèixer i comprendre l'organització d'una empresa i les ciències que regeixen la seva activitat; capacitat de comprendre les regles laborals i les relacions entre la planificació, les estratègies industrials i comercials, la qualitat i el benefici. Desenvolupar la creativitat, l'esperit emprenedor i la tendència a la innovació.

G5. Ser capaç de treballar com a membre d'un equip, ja sigui com a un membre més, ja sigui realitzant tasques de direcció, amb la finalitat de contribuir a desenvolupar projectes d'una manera pragmàtica i amb sentit de la responsabilitat; assumir compromisos tenint en compte els recursos disponibles.

Dedicació: 30h

Aprenentatge autònom: 18h

Grup petit/Laboratori: 12h

Presentació oral del treball de recerca i avaluació de competències transversals.

Objectius específics:

15

Competències relacionades:

G4. Comunicar de forma oral i escrita amb altres persones coneixements, procediments, resultats i idees. Participar en debats sobre temes propis de l'activitat de l'enginyer tècnic en informàtica.

G1. Conèixer i comprendre l'organització d'una empresa i les ciències que regeixen la seva activitat; capacitat de comprendre les regles laborals i les relacions entre la planificació, les estratègies industrials i comercials, la qualitat i el benefici. Desenvolupar la creativitat, l'esperit emprenedor i la tendència a la innovació.

Dedicació: 11h

Aprenentatge autònom: 11h

Entrega de la pràctica (documentació i codi) i entrevista del projecte

Dedicació: 3h

Aprenentatge autònom: 3h

SISTEMA DE QUALIFICACIÓ

(Q1) - Projecte de disseny i implementació d'un sistema encastrat

La nota final (NF) estarà formada per la suma de tres components:

$$NF = 20\% NP1 + 40\% NP2 + 40\% NP3$$

- La nota NP1 correspon a les tasques realitzades durant la fase d'especificació del projecte (fase inicial del projecte)
- La nota NP2 correspon a la avaluació de la implementació i integració del hardware i del software del sistema (fases intermèdia i avançada del projecte).
- La nota NP3 correspon als resultats obtinguts comparant les especificacions i objectius marcats al principi de curs (fase final del projecte).

Les notes de les competències transversals s'obtidran de la següent manera:

Emprenedoria i innovació: es tindrà en compte la iniciativa en trobar solucions innovadores així com la seva originalitat

Treball en equip: es tindrà en compte el treball de coordinació del propi grup de treball així com la coordinació entre els diferents grups a l'hora de prendre decisions de disseny i implementació comunes al projecte

Comunicació eficaç oral i escrita: s'avaluarà la memòria del projecte així com la seva presentació oral. Es presentarà oralment fora d'hores de classe al final del curs (en hores d'activitats dirigides).

(Q2) - Projecte d'implementació d'un processador

La nota final (NF) estarà formada per la suma de tres components:

$$NF = 5\% NP1 + 75\% NP2 + 20\% NP3$$

- La nota NP1 correspon a les tasques realitzades durant la fase d'aprenentatge de les eines i tècniques (fase inicial del projecte).
- La nota NP2 correspon a la implementació del processador (fases intermèdia i avançada del projecte).
- La nota NP3 correspon a la proposta e implementació de millores en el processador (fase final del projecte).

Cadascuna de les notes NP2 i NP3 s'obtidran a partir de l'entrega i comprovació del funcionament de tot el disseny implementat i de l'entrega d'un informe sobre el projecte realitzat.

Les notes de les competències transversals d'emprenedoria i innovació, i de treball en equip s'obtidran a partir de les propostes presentades en la fase avançada del projecte i dels resultats obtinguts.

Les notes de la competència transversal comunicació eficaç oral i escrita s'obtidran mitjançant la preparació d'un treball escrit relacionat amb el temari del curs i d'una breu presentació oral. El treball es presentarà oralment fora d'hores de classe al final del curs (en hores d'activitats dirigides).

La qualificació de les competències transversals: Tindran valors A, B, C o D (on A correspon a un nivell excel·lent, B correspon a un nivell desitjat, C correspon a un nivell suficient i D correspon a un nivell no superat).

BIBLIOGRAFIA

Bàsica:

- Hennessy, J.L.; Patterson, D.A. Computer architecture: a quantitative approach. 6th ed. Elsevier/Morgan Kaufmann, 2019. ISBN 9780128119051.
- Ganssle, J.G. The art of designing embedded systems. 2nd ed. Elsevier / Newnes, 2008. ISBN 9780750686440.
- Ganssle, J.G. The art of programming embedded systems. Academic Press, 1992. ISBN 0122748808.
- Koopman, P. Better embedded system software. Drumnadrochit Press, 2010. ISBN 9780984449002.

Complementària:

- Saiz, J.; Portero, A.; Aragonès, R. LittleProc: disseny d'un microprocessador en una plataforma reconfigurable. Servei de Publicacions de la Universitat Autònoma de Barcelona, 2010. ISBN 9788449026355.
- Catsoulis, J. Designing embedded hardware. 2nd ed. O'Reilly, 2005. ISBN 0596007558.



- Peatman, J.B. Design with PIC microcontrollers. Prentice Hall, 1998. ISBN 0137592590.

RECURSOS

Enllaç web:

- <http://www.epanorama.net/links/microprocessor.html>. Web de disseny basat en microcontroladors
- <http://www.ganssle.com/>. Grup especialitzat en sistemes encastats
- <http://www.microchip.com/>. Web dels microcontroladors PIC
- <http://www.embedded.com>. web de sistemes encastats