

Guia docent

320098 - ED - Electrònica Digital

Última modificació: 19/04/2023

Unitat responsable: Escola Superior d'Enginyeries Industrial, Aeroespacial i Audiovisual de Terrassa

Unitat que imparteix: 710 - EEL - Departament d'Enginyeria Electrònica.

Titulació: GRAU EN ENGINYERIA DE SISTEMES AUDIOVISUALS (Pla 2009). (Assignatura obligatòria).

Curs: 2023

Crèdits ECTS: 6.0

Idiomes: Català, Castellà

PROFESSORAT

Professorat responsable: JUAN MON GONZÁLEZ

Altres: MONTSERRAT CORBALAN FUERTES

COMPETÈNCIES DE LA TITULACIÓ A LES QUALS CONTRIBUEIX L'ASSIGNATURA

Específiques:

CE14-ESAUD. Capacitat d'anàlisis i disseny de circuits combinacionals i seqüencials, síncrons i asíncrons, i d'utilització de microprocessadors i circuits integrats. (Mòdul comú a la branca de telecomunicació)

CE15-ESAUD. Coneixement i aplicació dels fonaments de llenguatges de descripció de dispositius de hardware. (Mòdul comú a la branca de telecomunicació)

Genèriques:

CG03-ESAUD. Coneixement en matèries bàsiques i tecnològiques, que els/les capaciti per a l'aprenentatge de nous mètodes i tecnologies i els/les doti de versatilitat per a adaptar-se a noves situacions.

CG04-ESAUD. Capacitat de resoldre problemes amb iniciativa, presa de decisions, creativitat, raonament crític i de comunicar i transmetre coneixements, habilitats i destreses, tot comprnent la responsabilitat ètica i professional de l'activitat de l'enginyer tècnic de telecomunicacions.

CG05-ESAUD. Coneixements per a la realització de mesures, càlculs, valoracions, taxacions, peritatges, estudis, informes, plans de treball i altres treballs anàlegs en l'àmbit específic de les telecomunicacions.

METODOLOGIES DOCENTS

Les hores d'aprenentatge dirigit consisteixen, d'una banda, a fer classes teòriques (grup gran) en què el professorat fa una breu exposició per introduir els objectius d'aprenentatge generals relacionats amb els conceptes bàsics de la matèria. Posteriorment i mitjançant exercicis pràctics intenta motivar i involucrar l'estudiantat perquè participi activament en el seu aprenentatge. S'utilitza material de suport en format digital, mitjançant ATENEA: objectius d'aprenentatge per continguts, conceptes, exemples, programació d'activitats d'avaluació i d'aprenentatge dirigit i bibliografia. De l'altra, també consisteixen a fer classes de problemes (grup mitjà) en què es treballa, en general, en grups de 3 a 4 membres, mitjançant la resolució d'exercicis o problemes, relacionats amb els objectius específics d'aprenentatge de cadascun dels continguts de l'assignatura.

En aquestes sessions de problemes es pretén incorporar algunes competències genèriques, com ara la competència de treball en equip. Per això es desenvolupen tècniques d'aprenentatge cooperatiu a l'aula. També es proposa utilitzant hores d'aprenentatge dirigit quatre pràctiques de laboratori, que es fan en parelles, i permeten desenvolupar habilitats bàsiques relacionades amb eines CAD pel disseny, simulació i implementació de circuits digitals, així com iniciar l'estudiantat en l'aplicació del mètode científic en la resolució de problemes al laboratori electrònic. També cal considerar altres hores d'aprenentatge autònom com ara les que es dediquen a les lectures orientades, la resolució dels problemes proposats o dels qüestionaris d'autoaprenentatge dels diferents continguts mitjançant el campus virtual ATENEA.

OBJECTIUS D'APRENTATGE DE L'ASSIGNATURA

Oferir a l'estudiant les bases per la concepció i disseny de sistemes digitals. Familiaritzar l'estudiant amb les eines CAD pel disseny de sistemes digitals, la seva implementació utilitzant Dispositius Lògics Programables, la utilització del llenguatge de descripció de hardware VHDL i la de microprocessadors i circuits integrats. Amb aquesta assignatura també es pretén desenvolupar les competències específiques i transversals associades al treball acadèmic i detallades més endavant.

HORES TOTALES DE DEDICACIÓ DE L'ESTUDIANTAT

Tipus	Hores	Percentatge
Hores grup gran	15,0	10.00
Hores grup mitjà	30,0	20.00
Hores grup petit	15,0	10.00
Hores aprenentatge autònom	90,0	60.00

Dedicació total: 150 h

CONTINGUTS

TEMA 1: INTRODUCCIÓ ALS CIRCUITS LÒGICS

Descripció:

- Operacions lògiques bàsiques.
- Anàlisi de circuits lògics.
- Síntesi amb portes lògiques.
- Tecnologia de circuits integrats.
- Circuits integrats estàndard.
- Dispositius Lògics Programables.

Activitats vinculades:

Classes d'explicació teòrica amb problemes.

Es du a terme l'activitat 1 i 2. L'activitat 1 correspon a una prova individual d'avaluació contínua que es fa fora de l'aula i està disponible a través del campus virtual ATENEA. L'activitat 2 correspon a una pràctica de laboratori amb aprenentatge dirigit.

Dedicació: 17h

Grup gran/Teoria: 2h

Grup mitjà/Pràctiques: 4h

Grup petit/Laboratori: 2h

Aprenentatge autònom: 9h

TEMA 2: DISPOSITIUS LÒGICS PROGRAMABLES I LLENGUATGE VHDL

Descripció:

- Lògica programable de baixa i alta densitat: PLD i FPGA.
- Introducció al llenguatge VHDL: entitats, arquitectures, paquets i llibreries.

Activitats vinculades:

Classes d'explicació teòrica amb problemes.

Es du a terme l'activitat 2 que correspon a una pràctica de laboratori amb aprenentatge dirigit.

Dedicació: 17h

Grup gran/Teoria: 2h

Grup mitjà/Pràctiques: 4h

Grup petit/Laboratori: 2h

Aprenentatge autònom: 9h



TEMA 3: SISTEMES LÒGICS COMBINACIONALS

Descripció:

- Circuits combinacionals aritmètics (Sumadors, restadors i comparadors) i sistemes de numeració.
- Disseny de circuits aritmètics amb VHDL.
- Multiplexors.
- Decodificadors / Demultiplexors.
- Codificadors.
- Disseny de blocs combinacionals amb VHDL.

Activitats vinculades:

Classes d'explicació teòrica amb problemes.

Es du a terme l'activitat 2 i 3. L'activitat 2 correspon a una pràctica de laboratori amb aprenentatge dirigit. L'activitat 3 correspon a la resolució d'un problema proposat.

Dedicació: 37h

Grup gran/Teoria: 4h

Grup mitjà/Pràctiques: 7h

Grup petit/Laboratori: 4h

Aprenentatge autònom: 22h

TEMA 4: SISTEMES LÒGICS SEQÜENCIALS

Descripció:

- Flip-Flops (Flip-flop D, Flip-flop T i Flip-flop JK).
- Registres (registres de desplaçament, registres amb entrada Enable).
- Disseny de registres amb VHDL.
- Comptadors (comptadors asíncrons i síncrons).
- Disseny de comptadors amb VHDL.

Activitats vinculades:

Classes d'explicació teòrica amb problemes.

Es du a terme l'activitat 1 i 2. L'activitat 1 corresponen a una prova individual d'avaluació contínua que es fa fora de l'aula i està disponible a través del campus virtual ATENEA. L'activitat 2 correspon a unes pràctiques de laboratori amb aprenentatge dirigit.

Dedicació: 35h

Grup gran/Teoria: 3h

Grup mitjà/Pràctiques: 7h

Grup petit/Laboratori: 5h

Aprenentatge autònom: 20h



TEMA 5: CIRCUITS SEQÜENCIALS SÍNCRONS

Descripció:

- Màquines d'estat finit (FSM).
- Model de Moore i Mealy.
- Síntesi de circuits seqüencials síncrons (diagrama d'estat i taula d'estats).
- Disseny de màquines d'estat finit amb VHDL.

Activitats vinculades:

Classes d'explicació teòrica amb problemes.

Es du a terme l'activitat 2 i 3. L'activitat 2 correspon a unes pràctiques de laboratori amb aprenentatge dirigit. L'activitat 3 correspon a la resolució d'un problema proposat.

Dedicació: 44h

Grup gran/Teoria: 4h

Grup mitjà/Pràctiques: 8h

Grup petit/Laboratori: 2h

Aprenentatge autònom: 30h

ACTIVITATS

PROVA INDIVIDUAL D'AVALUACIÓ CONTÍNUA (CONTINGUT 1, 3 I 4)

Descripció:

Realització individual fora de l'aula de qüestionaris a ATENEA de correcció automàtica. Temps i nombre d'intents limitats. Les preguntes canvien aleatòriament segons l'intent, ja que cada pregunta té una base de preguntes diferents que surten aleatòriament en cada intent, així com l'ordre de les preguntes. En cas de ser alguna pregunta de resposta múltiple, les opcions també canvien aleatòriament. Posteriorment, el professorat revisa les qualificacions i durant la sessió següent du a terme una reflexió general a l'aula sobre els errors més comuns i els objectius d'aprenentatge associats que s'han de reforçar.

Objectius específics:

En finalitzar l'activitat, l'estudiant o estudianta ha de ser capaç de:

- Representar números en el sistema binari, octal i hexadecimal.
- Convertir entre els sistemes decimal, binari, octal i hexadecimal.
- Realitzar operacions aritmètiques en el sistema binari.
- Analitzar i sintetitzar circuits lògics simples.
- Conèixer els dispositius bàsics per la implementació de sistemes lògics seqüencials.
- Conèixer els blocs seqüencials més utilitzats i les seves aplicacions.
- Analitzar i sintetitzar circuits digitals utilitzant blocs bàsics seqüencials.

Material:

Apunts de les classes de teoria així com d'una col·lecció de problemes. Qüestionari amb diferent tipologia de preguntes, d'aparellament, de resposta múltiple i de resposta curta, a través de ATENEA.

Lliurament:

Lliurament a través del campus digital d'ATENEA. El resultat dels qüestionaris representen un 5% de la qualificació final.

Dedicació: 1h

Grup gran/Teoria: 1h



MUNTATGES DE LABORATORI (CONTINGUT 1, 2, 3 I 4)

Descripció:

Diferents sessions de practiques al laboratori, en parelles, amb una durada de 2 hores. Al laboratori s'ha de dur a terme el disseny, la simulació i implementació de circuits digitals tant combinacionals com seqüencials utilitzant eines CAD pel disseny de circuits lògics. Com a aprenentatge autònom es planifica que l'estudiantat faci una lectura prèvia del guió de la pràctica i proposi un primer disseny del circuit a implementar en algunes de les pràctiques.

Objectius específics:

En finalitzar cadascuna de les pràctiques, l'estudiant o estudianta ha de ser capaç de:

- Dissenyar, simular i implementar circuits lògics combinacionals i seqüencials utilitzant Dispositius Lògics Programables.

Material:

Tutorial del programa i de l'hardware que es farà servir al laboratori, el guió de pràctiques. Tot està disponible al campus digital ATENEA.

Material de laboratori corresponent a aquesta pràctica.

Lliurament:

Informe de pràctiques i l'estudi previ en el cas que la pràctica ho demani. Els informes i els estudis previs es lliuraran a través del campus digital ATENEA i representaran un 30% de la qualificació final.

Dedicació: 25h

Grup petit/Laboratori: 15h

Aprenentatge autònom: 10h

RESOLUCIÓ D'EXERCICIS EN GRUPS (CONTINGUT 3 I 5)

Descripció:

Els alumnes fora de l'aula preparen diferents exercicis proposats a Atenea, on han d'aplicar la majoria dels objectius específics d'aprenentatge dels temes relacionats.

Objectius específics:

En finalitzar cadascun dels exercicis proposats, l'estudiant o estudianta ha de ser capaç de:

- Analitzar i sintetitzar circuits digitals utilitzant blocs combinacionals.
- Analitzar i sintetitzar de circuits digitals seqüencials síncrons.
- Conèixer el funcionament d'un sistema basat en microprocessador.

Material:

Enunciat dels exercicis i tot el material teòric que cregui necessitar.

Lliurament:

El resultat dels exercicis lliurats representa un 5% de la qualificació final.

Dedicació: 14h

Grup mitjà/Pràctiques: 4h

Aprenentatge autònom: 10h



1ª PROVA (CONTINGUT 1, 2 I 3)

Descripció:

Prova individual a l'aula amb la resolució de diferents problemes relacionats amb els objectius d'aprenentatge dels continguts de l'assignatura del primer bimestre (2h 30 m).

Objectius específics:

En finalitzar la prova, l'estudiant o estudianta ha de ser capaç de:

- Representar i realitzar operacions aritmètiques amb números en el sistema binari.
- Analitzar i sintetitzar circuits lògics combinacionals.

Material:

Enunciat de la prova.

Lliurament:

Resolució de la prova. Representa el 25% de la qualificació final de l'assignatura.

Dedicació: 9h

Grup gran/Teoria: 3h

Aprenentatge autònom: 6h

2ª PROVA (CONTINGUT 3, 4 I 5)

Descripció:

Prova individual a l'aula amb la resolució de diferents problemes relacionats amb els objectius d'aprenentatge dels continguts de l'assignatura del segon bimestre (2h 30 m).

Objectius específics:

En finalitzar la prova, l'estudiant o estudianta ha de ser capaç de:

- Analitzar i dissenyar circuits combinacionals i seqüencials, síncrons i asíncrons.
- Conèixer i aplicar les diferents tecnologies de circuits integrats.

Material:

Enunciat de la prova.

Lliurament:

Resolució de la prova. Representa el 35% de la qualificació final de l'assignatura.

Dedicació: 9h

Grup gran/Teoria: 3h

Aprenentatge autònom: 6h

SISTEMA DE QUALIFICACIÓ

Proves orals i escrites 60% (25% 1ª Prova, 35% 2ª Prova).

Laboratori 30 %.

Altres Lliuraments (Qüestionaris i Resolució d'exercicis) 10%.

Per aquells estudiants que compleixin els requisits i es presentin a l'examen de re-avaluació, la qualificació de l'examen de re-avaluació substituirà les notes de tots els actes d'avaluació que siguin proves escrites presencials (controls, exàmens parcials i finals) i es mantindran les qualificacions de pràctiques, treballs, projectes i presentacions obtingudes durant el curs.

Si la nota final després de la re-avaluació és inferior a 5.0 substituirà la inicial únicament en el cas que sigui superior. Si la nota final després de la re-avaluació és superior o igual a 5.0, la nota final de l'assignatura serà aprovat 5.0.



BIBLIOGRAFIA

Bàsica:

- Stephen, Brown; Zvonko, Vranesic. Fundamentos de lógica digital con diseño VHDL. 2ª ed. México DF: McGraw-Hill, 2006. ISBN 9701056094.

- Floyd, Thomas L. Fundamentos de sistemas digitales [en línea]. 11ª ed. Madrid: Pearson Educación, 2016 [Consulta: 19/09/2022]. Disponible a :

https://www.ingebook-com.recursos.biblioteca.upc.edu/ib/NPcd/IB_BooksVis?cod_primaria=1000187&codigo_libro=6120.

Complementària:

- Wakerly, John F. Diseño digital: principios y prácticas. 3ª ed. México: Pearson Educación, 2001. ISBN 9789702607205.

RECURSOS

Altres recursos:

-Apunts disponibles en el campus virtual ATENEA.