Guía docente
340378 - ARCO-I4O01 - Arquitectura de Computadores

Última modificación: 03/04/2024

Unidad responsable: Escuela Politécnica Superior de Ingeniería de Vilanova i la Geltrú
Unidad que imparte: 701 - DAC - Departamento de Arquitectura de Computadores.

Titulación: GRADO EN INGENIERÍA INFORMÁTICA (Plan 2018). (Asignatura obligatoria).

Curso: 2024 **Créditos ECTS:** 6.0 **Idiomas:** Catalán, Castellano

PROFESORADO

Profesorado responsable: Eva Marín Tordera

Otros: Eva Marín Tordera

CAPACIDADES PREVIAS

Es recomendable haber cursado ESC2.

COMPETENCIAS DE LA TITULACIÓN A LAS QUE CONTRIBUYE LA ASIGNATURA

Específicas:
1. CEFB6. Conocimiento adecuado del concepto de empresa y su marco institucional y jurídico, así como los aspectos básicos de organización y gestión de empresa.
2. CEFC2. Capacidad para planificar, concebir, desplegar y dirigir proyectos, servicios y sistemas informáticos en todos los ámbitos, liderando su puesta en marcha y su mejora continua y valorando su impacto económico y social.
3. CEFC7. Conocimiento, diseño y utilización de forma eficiente los tipos y estructuras de datos más adecuados a la resolución de un problema.
4. CEFC8. Capacidad para analizar, diseñar, construir y mantener aplicaciones de forma robusta, segura y eficiente, eligiendo el paradigma y los lenguajes de programación más adecuados.
5. CEFC9. Capacidad de conocer, comprender y evaluar la estructura y arquitectura de los computadores, así como los componentes básicos que los conforman.
6. CEFC14. Conocimiento y aplicación de los principios fundamentales y técnicas básicas de la programación paralela, concurrente, distribuida y de tiempo real.
7. CEFC17. Capacidad para diseñar y evaluar interfaces persona computador que garanticen la accesibilidad y usabilidad a los sistemas, servicios y aplicaciones informáticas.

Transversales:
8. SOSTENIBILIDAD Y COMPROMISO SOCIAL - Nivel 3: Tener en cuenta las dimensiones social, económica y ambiental al aplicar soluciones y llevar a cabo proyectos coherentes con el desarrollo humano y la sostenibilidad.

METODOLOGÍAS DOCENTES

Las clases de teoría se realizarán utilizando los medios disponibles en las aulas (pizarras, equipamiento multimedia) y están basadas en la exposición oral por parte del profesorado de los contenidos sobre la materia objeto de estudio (método expositivo). En algunos casos, se realizarán clases expositivas basadas en la participación e intervención de los estudiantes mediante actividades de corta duración en el aula, como son las preguntas directas, las exposiciones de los estudiantes sobre temas determinados o la resolución de problemas vinculados con el planteamiento teórico expuesto. También el profesor resolverá ejercicios en clase y propondrá ejercicios de la colección para que los estudiantes los preparen de forma autónoma. Estos ejercicios los resolverán en clase los estudiantes, individualmente o en grupo.
Las clases de grupo pequeño serán:
- Clases de laboratorio: se realizarán en las aulas informáticas del centro. El estudiante deberá llevar la práctica preparada (leer y entender el enunciado de la práctica a partir de un guión que se encontrará previamente en el campus digital), y a veces si así se indica deberá hacer un informe previo. Las prácticas serán individuales.

OBJETIVOS DE APRENDIZAJE DE LA ASIGNATURA

Los principales objetivos de esta asignatura son:
· Programación en lenguaje ensamblador de procesadores (RISC y CISC) ''y enlace con lenguajes de alto nivel
· Introducción a los procesadores segmentados lineales y multiprocesadores
· Arquitectura de las tarjetas gráficas

HORAS TOTALES DE DEDICACIÓN DEL ESTUDIANTADO

Tipo	Horas	Porcentaje
Horas aprendizaje autónomo	90,0	60.00
Horas grupo grande	45,0	30.00
Horas grupo pequeño	15,0	10.00

Dedicación total: 150 h

CONTENIDOS

1.Introducción

Descripción:
Rendimiento, CPI, Speed-up, Ley de Ahmdal, Potencia, Consumo

Actividades vinculadas:
Actividad 1: Problemas de Introducción

Dedicación: 8h
Grupo grande/Teoría: 1h
Grupo mediano/Prácticas: 1h
Aprendizaje autónomo: 6h

2. Introducción a MIPS. Lenguaje Ensamblador

Descripción:
Introducción a ensamblador MIPS. Tipos de datos. Direccionamiento a memoria. Traducción desde C i a C desde el ensamblador.

Actividades vinculadas:
Actividad 1: Problemas de ensamblador

Dedicación: 21h
Grupo grande/Teoría: 2h
Grupo mediano/Prácticas: 5h
Grupo pequeño/Laboratorio: 2h
Aprendizaje autónomo: 12h

3. Ensamblador MIPS-Subrutinas

Descripción:
Subrutinas en MIPS. Instrucciones, etapas en una subrutina, subrutinas anidadas, la pila.

Actividades vinculadas:
Actividad 1: Problemas de subrutinas
Actividad 2: Práctica 1 de subrutinas en QtSpim

Dedicación: 31h
Grupo grande/Teoría: 3h
Grupo mediano/Prácticas: 6h
Grupo pequeño/Laboratorio: 4h
Aprendizaje autónomo: 18h

4. Introducción a la segmentación, paralelismo y multiprocesadores

Descripción:
4.1 Segmentación
4.2. Paralelismo
4.3. Procesadores escalares y vectoriales
4.4. Arquitectura de tarjetas gráficas

Actividades vinculadas:
Actividad 1: Problemas de segmentación
Actividad 2: Prácticas de segmentación. Práctica 2:El procesador MIPS segmentado con Simula3MSv4_12
Actividad 3: Trabajo dirigido
Activitad 4: Prueba de conocimiento

Dedicación: 22h
Grupo grande/Teoría: 2h
Grupo mediano/Prácticas: 4h
Grupo pequeño/Laboratorio: 2h
Actividades dirigidas: 2h
Aprendizaje autónomo: 12h

5. Memoria

Descripción:
Repaso de memoria cache. Políticas en caso de fallo, políticas de escritura. Memoria principal (de la célula básica a la DDR), refresco, DIMM DDR

Actividades vinculadas:
Actividad 1: Problemas de memoria
Actividad 2: Práctica 3 en QtSpim- Memoria cache software

Dedicación: 20h
Grupo grande/Teoría: 2h
Grupo mediano/Prácticas: 4h
Grupo pequeño/Laboratorio: 2h
Aprendizaje autónomo: 12h

6. Entrada/Salida

Descripción:
Repaso de E/S de ESC2 ampliado a RAIDs, memorias flash, buses, redimiento del sistema de E/S

Actividades vinculadas:
Actividad 1: Problemas de E/S

Dedicación: 20h
Grupo grande/Teoría: 2h
Grupo mediano/Prácticas: 4h
Grupo pequeño/Laboratorio: 2h
Aprendizaje autónomo: 12h

SISTEMA DE CALIFICACIÓN

Prueba conocimiento 1er parcial * 0,25 + problemas * 0,1 + Laboratorio * 0,25 + trabajo complementario * 0,1 + Prueba conocimiento 2 º parcial * 0,3 > = 5
El segundo examen parcial puede ser 2º examen parcial con un peso del 30% o un examen final con un peso del 55% con el fin de recuperar el primer parcial (el alumno elige qué hacer). En este segundo caso la fórmula es:
Problemas * 0,1 + Laboratorio * 0,25 + trabajo complementario * 0,1 + Prueba conocimiento Final * 0,55> = 5
Son reevaluables la prueba de conocimiento 1er parcial y la prueba de conocimiento de 2o parcial (o final)

NORMAS PARA LA REALIZACIÓN DE LAS PRUEBAS.

Las actividades 1, 2 y 4 son presenciales.
La actividad 3 es no presencial, aunque puede haber una pequeña presentación a las clases prácticas.
En las actividades que se realizan en grupo la calificación será la misma para todos los miembros del grupo

BIBLIOGRAFÍA

Básica:
- Patterson David A.; Hennessy John. Computer organization and design : the hardware/software interface. 6th ed. Oxford, GB: Morgan Kaufmann, 2021. ISBN 9780128201091.

RECURSOS

Material informático:
- Software proporcionalt a l'assignatura. Software proporcionado en ls asignatura: QtSpim i MipsIT