

Course guide

230931 - HIPS - Hardware Information Processing Systems

Last modified: 11/04/2025

Unit in charge: Barcelona School of Telecommunications Engineering
Teaching unit: 710 - EEL - Department of Electronic Engineering.

Degree: BACHELOR'S DEGREE IN ELECTRONIC ENGINEERING AND TELECOMMUNICATION (Syllabus 2018).
(Compulsory subject).

Academic year: 2025 **ECTS Credits:** 6.0 **Languages:** Catalan, English

LECTURER

Coordinating lecturer: JORDI MADRENAS BOADAS

Others: Primer quadrimestre:
JORDI MADRENAS BOADAS - 11, 12, 13
JUAN MANUEL MORENO AROSTEGUI - 11, 13

PRIOR SKILLS

- Digital design for configurable devices
- VHDL hardware description language
- Fundamentals of signal processing

REQUIREMENTS

CONFIGURABLE DIGITAL SYSTEMS - Prerequisite

DEGREE COMPETENCES TO WHICH THE SUBJECT CONTRIBUTES

Specific:

CE22. (ENG) GREELEC: Capacitat per a seleccionar circuits i dispositiu electrònics per a la transmissió, l'encaminament o enrutament i els terminals, tant en entorn fixs com mòbils. (Mòdul de tecnologia específica - Sistemes Electrònics).

CE27. (ENG) GREELEC: Capacitat per a dissenyar dispositius d'interfície, captura de dades i emmagatzament, i terminals per serveis i sistemes de telecomunicació. (Mòdul de tecnologia específica- Sistemes electrònics).

Generical:

CG1. (ENG) Capacitat per redactar, desenvolupar i signar projectes en l'àmbit de l'enginyeria de telecomunicació que tinguin per objecte la concepció i el desenvolupament o l'explotació de xarxes, serveis i aplicacions de telecomunicació i electrònica.

CG4. (ENG) GREELEC: Capacitat de resoldre problemes amb iniciativa, presa de decisions, creativitat i de comunicació i transmetre coneixements, habilitats i destresa, comprénent la responsabilitat ètic i professional de l'activitat de l'enginyer tècnic de telecomunicació.

Transversal:

CT7. (ENG) GREELEC: TERCERA LLENGUA: Conèixer una tercera llengua, preferentment l'anglès, amb un nivell adequat oral i escrit i en consonància amb les necessitats que obtindran els titulats i titulades.

CT4. (ENG) GREELEC: TREBALL EN EQUIP: ser capaç de treballar com a membre d'un equip interdisciplinar, ja sigui com un membre més o realitzant tasques de direcció, amb la finalitat de contrinuir a desenvolupar projectes amb pragmatisme i sentit de la responsabilitat, assumint compromisos tenint en compte els recursos disponibles.

TEACHING METHODOLOGY

- Theory lectures
- Laboratory lectures

LEARNING OBJECTIVES OF THE SUBJECT

- Analysis and implementation of digital signal processing filters
- Analysis and design of conversion systems (A/D, D/A)
- Design and implementation of arithmetic functions based on the CORDIC algorithm
- Implementation of serial and parallel communication interfaces
- Analysis and design of communication protocols
- Analysis, design and implementation of information encoding methods
- Analysis, design and implementation of signal modulation methods
- Analysis, design and implementation of adaptive filters
- Analysis of artificial learning mechanisms

STUDY LOAD

Type	Hours	Percentage
Self study	85,0	56.67
Hours large group	26,0	17.33
Hours small group	39,0	26.00

Total learning time: 150 h

CONTENTS

1. Signal processing subsystems

Description:

- 1.1. Precision and advanced numeric formats
- 1.2. Digital filters
- 1.3. Converters
- 1.4. CORDIC algorithm
- 1.5. Segmentation

Full-or-part-time: 28h

Theory classes: 10h

Guided activities: 3h

Self study : 15h

2. Communication subsystems

Description:

- 2.1. Interface implementation
- 2.2. Protocols
- 2.3. Encoding
- 2.4. Modulation

Full-or-part-time: 21h

Theory classes: 8h

Guided activities: 2h

Self study : 11h

3. Fundamentals of design of intelligent systems

Description:

- 3.1. Adaptive filters
- 3.2. Fundamentals of learning mechanisms

Full-or-part-time: 15h

Theory classes: 6h

Self study : 9h

Practical lectures in the laboratory

Description:

Implementation on configurable devices of a digital signal processing system

Full-or-part-time: 86h

Practical classes: 36h

Self study : 50h

GRADING SYSTEM

- 40 % Final exam
- 40 % Laboratory
- 20 % Mid-term partial exam
- Contents subject to eventual re-evaluation: Theory

EXAMINATION RULES.

Attendance at the laboratory is mandatory in order to be evaluated.

The re-evaluation is carried out only for the theory part.

BIBLIOGRAPHY

Basic:

- Woods, Roger; McAllister, John; Lightbody, Gaye; Yi, Ying. FPGA-based implementation of signal processing systems. 2nd ed. Hoboken, NJ: John Wiley & Sons, 2017. ISBN 9781119077954.

Complementary:

- Meyer-Baese, Uwe. Digital Signal Processing with Field Programmable Gate Arrays [on line]. 4th. ed. Berlin, Heidelberg: Springer, 2014 [Consultation: 17/06/2021]. Available on: <http://dx.doi.org/10.1007/978-3-642-45309-0>. ISBN 9783642453090.

- Haykin, Simon. Digital communication systems. Hoboken, N.J: John Wiley & Sons, 2014. ISBN 9780471647355.