Guia docent
2301205 - SOC - Disseny i Verificació de Soc

Última modificació: 29/05/2025

Unitat responsable: Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona
Unitat que imparteix: 1022 - UAB - Universitat Autònoma de Barcelona.

Titulació: MÀSTER UNIVERSITARI EN ENGINYERIA DE SEMICONDUCTORS I DISSENY MICROELECTRÒNIC (Pla 2024). (Assignatura optativa).

Curs: 2025 **Crèdits ECTS:** 6.0 **Idiomes:** Anglès

PROFESSORAT

Professorat responsable: JORDI CARRABINA BORDOLL

Altres:

CAPACITATS PRÈVIES

Verilog HDL (Imprescindible), C++ (Imprescindible), Co-disseny HW/SW , Arquitectura de computadors, Disseny FPGA , ASIC back-end, Kits de diseny (PDK), Eines d'automatització del disseny electrònic (EDA)

RESULTATS D'APRENENTATGE

Coneixements:
KT01. Identificar els dispositius semiconductors, els processos tecnològics, les eines de disseny microelectrònic més adequades i les relacions per a la integració d'un determinat producte o sistema en tecnologies microelectròniques.
KT02. Descriure l'actualitat de la recerca científica i la tecnologia industrial microelectrònica mundial i l'impacte econòmic, social i mediambiental que tenen.
KT05. Descriure les metodologies i eines principals per al disseny de circuits i sistemes integrats en funció de les especificacions funcionals requerides i del cost del producte integrat final.
KT06. Esmentar i descriure les estratègies principals de verificació i test de circuits i sistemes integrats en funció de les aplicacions.

Habilitats:
ST01. Dissenyar dispositius, circuits o sistemes integrats per donar resposta a productes nous en funció de les aplicacions i tenint en compte requisits de sostenibilitat i eficiència energètica.
ST02. Aplicar les tècniques i els processos de fabricació així com les eines de disseny, simulació i caracterització propis de l'enginyeria de semiconductors i el disseny microelectrònic per donar solució a una proposta de sistema integrat específic.

Competències:
CT01. Dissenyar nous dispositius i sistemes integrats que requereixin l'ús de les tècniques de fabricació pròpies de les tecnologies microelectròniques o l'ús de les eines pròpies del disseny microelectrònic.
CT02. Aplicar els criteris de sostenibilitat a projectes basats en productes integrats microelectrònics.
CT03. Aplicar els processos de l'enginyeria de semiconductors i el disseny microelectrònic a camps d'àmbits diversos de la ciència o l'enginyeria que requereixin un sistema integrat.

METODOLOGIES DOCENTS

Classe expositiva participativa. Resolució d'exercicis i problemes. Treball pràctic de laboratori.

OBJECTIUS D'APRENENTATGE DE L'ASSIGNATURA

Aquest curs se centra en el disseny i la verificació de components complexos i del sistema integrat a xip (SoC) en un enfocament basat en el disseny basat en plataformes (meet-in-the middle), que construeix xips complexos a partir de components predefinits per a que puguin ser sintetitzats tant per a tecnologies ASIC com sobre plataformes de prototipatge amb FPGAs. Les eines de co-disseny HW/SW a nivell de sistema s'utilitzen per a l'especificació, síntesi i verificació, reforçant especialment aquesta com un aspecte clau del flux de disseny.

HORES TOTALS DE DEDICACIÓ DE L'ESTUDIANTAT

Tipus	Hores	Percentatge
Hores grup petit	15,0	10.00
Hores grup gran	33,0	22.00
Hores aprenentatge autònom	102,0	68.00

Dedicació total: 150 h

CONTINGUTS

Arquitectures SoC

Descripció:
Arquitectura SoC elemental (HW+SW).
Selecció de Tecnologia d'Implementació.
Disseny SoC amb components virtuals (IP).
Busos en xip i infraestructura associada (AMBA AXI OCB).
Tipus i arquitectures de memòria.
Nuclis de processadors i ecosistemes (ARM, RISC-V).
Exemples d'implementacións reals

Competències relacionades:
CT02. Aplicar els criteris de sostenibilitat a projectes basats en productes integrats microelectrònics.
CT03. Aplicar els processos de l'enginyeria de semiconductors i el disseny microelectrònic a camps d'àmbits diversos de la ciència o l'enginyeria que requereixin un sistema integrat.
CT01. Dissenyar nous dispositius i sistemes integrats que requereixin l'ús de les tècniques de fabricació pròpies de les tecnologies microelectròniques o l'ús de les eines pròpies del disseny microelectrònic.
KT02. Descriure l'actualitat de la recerca científica i la tecnologia industrial microelectrònica mundial i l'impacte econòmic, social i mediambiental que tenen.
KT05. Descriure les metodologies i eines principals per al disseny de circuits i sistemes integrats en funció de les especificacions funcionals requerides i del cost del producte integrat final.
KT01. Identificar els dispositius semiconductors, els processos tecnològics, les eines de disseny microelectrònic més adequades i les relacions per a la integració d'un determinat producte o sistema en tecnologies microelectròniques.
ST02. Aplicar les tècniques i els processos de fabricació així com les eines de disseny, simulació i caracterització propis de l'enginyeria de semiconductors i el disseny microelectrònic per donar solució a una proposta de sistema integrat específic.
ST01. Dissenyar dispositius, circuits o sistemes integrats per donar resposta a productes nous en funció de les aplicacions i tenint en compte requisits de sostenibilitat i eficiència energètica.

Dedicació: 34h 22m
Grup gran/Teoria: 11h
Aprenentatge autònom: 23h 22m

Llenguatges i metodologies de verificació

Descripció:
Conceptes i metodologies de verificació. SystemVerilog per a la verificació. Bancs de proves simples i complexos. Comprovació de correcció. Verificació Aleatorització i cobertura (codi i funcional). Afirmacions.

Competències relacionades:
CT01. Dissenyar nous dispositius i sistemes integrats que requereixin l'ús de les tècniques de fabricació pròpies de les tecnologies microelectròniques o l'ús de les eines pròpies del disseny microelectrònic.
KT05. Descriure les metodologies i eines principals per al disseny de circuits i sistemes integrats en funció de les especificacions funcionals requerides i del cost del producte integrat final.
KT01. Identificar els dispositius semiconductors, els processos tecnològics, les eines de disseny microelectrònic més adequades i les relacions per a la integració d'un determinat producte o sistema en tecnologies microelectròniques.
KT06. Esmentar i descriure les estratègies principals de verificació i test de circuits i sistemes integrats en funció de les aplicacions.
ST02. Aplicar les tècniques i els processos de fabricació així com les eines de disseny, simulació i caracterització propis de l'enginyeria de semiconductors i el disseny microelectrònic per donar solució a una proposta de sistema integrat específic.

Dedicació: 34h 23m
Grup gran/Teoria: 11h
Aprenentatge autònom: 23h 23m

Llenguatges i metodologies de modelatge d'alt nivell

Descripció:
SystemC TLM. Sistema de co-simulació SystemC-HDL. Eines de síntesi d' alt nivell.

Competències relacionades:
CT03. Aplicar els processos de l'enginyeria de semiconductors i el disseny microelectrònic a camps d'àmbits diversos de la ciència o l'enginyeria que requereixin un sistema integrat.
CT01. Dissenyar nous dispositius i sistemes integrats que requereixin l'ús de les tècniques de fabricació pròpies de les tecnologies microelectròniques o l'ús de les eines pròpies del disseny microelectrònic.
KT05. Descriure les metodologies i eines principals per al disseny de circuits i sistemes integrats en funció de les especificacions funcionals requerides i del cost del producte integrat final.
KT01. Identificar els dispositius semiconductors, els processos tecnològics, les eines de disseny microelectrònic més adequades i les relacions per a la integració d'un determinat producte o sistema en tecnologies microelectròniques.
KT06. Esmentar i descriure les estratègies principals de verificació i test de circuits i sistemes integrats en funció de les aplicacions.
ST02. Aplicar les tècniques i els processos de fabricació així com les eines de disseny, simulació i caracterització propis de l'enginyeria de semiconductors i el disseny microelectrònic per donar solució a una proposta de sistema integrat específic.
ST01. Dissenyar dispositius, circuits o sistemes integrats per donar resposta a productes nous en funció de les aplicacions i tenint en compte requisits de sostenibilitat i eficiència energètica.

Dedicació: 34h 23m
Grup gran/Teoria: 11h
Aprenentatge autònom: 23h 23m

Pràctiques de laboratori

Descripció:
1. Personalització arquitectural del SOC (AXI, MMAP, IRQs, DMA,...) amb componentes virtual (IPs)
2. Bancs de proves SystemVerilog sobre AXI
3. Afirmacions i cobertura
4. Co-simulació HW/SW del SoC amb SystemC TLM (I)
5. Co-simulació HW/SW del SoC amb SystemC TLM (II)

Objectius específics:
Els estudiants treballen amb components virtuals (IPs), que han d'estar connectats a través d'un bus integrado (OCB). El disseny d'un SoC específic comença amb la selecció dels seus components i la construcció de l'arquitectura, continua amb una verificació funcional a nivell de components individuals o de grups petits amb SystemVerilog, i acaba amb la co-simulació HW/SW del SoC complet amb SystemC TLM, com a passos essencials previs a la síntesi de back-end.

Activitats vinculades:
5 sessions de pràctiques de 3 hores cadascuna

Competències relacionades:
CT02. Aplicar els criteris de sostenibilitat a projectes basats en productes integrats microelectrònics.
CT03. Aplicar els processos de l'enginyeria de semiconductors i el disseny microelectrònic a camps d'àmbits diversos de la ciència o l'enginyeria que requereixin un sistema integrat.
CT01. Dissenyar nous dispositius i sistemes integrats que requereixin l'ús de les tècniques de fabricació pròpies de les tecnologies microelectròniques o l'ús de les eines pròpies del disseny microelectrònic.
KT02. Descriure l'actualitat de la recerca científica i la tecnologia industrial microelectrònica mundial i l'impacte econòmic, social i mediambiental que tenen.
KT05. Descriure les metodologies i eines principals per al disseny de circuits i sistemes integrats en funció de les especificacions funcionals requerides i del cost del producte integrat final.
KT01. Identificar els dispositius semiconductors, els processos tecnològics, les eines de disseny microelectrònic més adequades i les relacions per a la integració d'un determinat producte o sistema en tecnologies microelectròniques.
KT06. Esmentar i descriure les estratègies principals de verificació i test de circuits i sistemes integrats en funció de les aplicacions.
ST02. Aplicar les tècniques i els processos de fabricació així com les eines de disseny, simulació i caracterització propis de l'enginyeria de semiconductors i el disseny microelectrònic per donar solució a una proposta de sistema integrat específic.
ST01. Dissenyar dispositius, circuits o sistemes integrats per donar resposta a productes nous en funció de les aplicacions i tenint en compte requisits de sostenibilitat i eficiència energètica.

Dedicació: 46h 40m
Grup petit/Laboratori: 15h
Aprenentatge autònom: 31h 40m

SISTEMA DE QUALIFICACIÓ

Treballs i activitats individuals (20%). Examen final (40%). Treballs grupal de laboratori (40%, obligatori aprovar-lo per superar l'assignatura).

BIBLIOGRAFIA

Bàsica:
- Keating, M. The simple art of SoC design [en línia]. New York, NY: Springer New York, 2011 [Consulta: 13/06/2024]. Disponible a: https://link-springer-com.recursos.biblioteca.upc.edu/book/10.1007/978-1-4419-8586-6. ISBN 9781441985866.
- Patterson, D.; Waterman, A. The RISC-V reader: an open architecture atlas [en línia]. San Francisco: Strawberry Canyon, 2017 [Consulta: 11/06/2024]. Disponible a: http://riscvbook.com/. ISBN 9780999249116.
- Spear, C.; Tumbush, G. SystemVerilog for verification: a guide to learning the testbench language features [en línia]. 3rd ed. New York, NY: Springer, 2012 [Consulta: 16/07/2025]. Disponible a: https://link-springer-com.recursos.biblioteca.upc.edu/book/10.1007/978-1-4614-0715-7. ISBN 9781461407157.
- Kogel, T.; Leupers, R. ; Meyr, H. Integrated system-level modeling of network-on-chip enabled multi-processor platforms [en línia]. Dordrecht, The Netherlands: Springer, 2006 [Consulta: 13/06/2024]. Disponible a: https://link-springer-com.recursos.biblioteca.upc.edu/book/10.1007/1-4020-4826-2. ISBN 9781402048258.

Complementària:
- Chakravarthi, V.S. A practical approach to VLSI system on chip (SoC) design: a comprehensive guide [en línia]. 1st ed. 2020. Cham: Springer Cham, 2020 [Consulta: 11/06/2024]. Disponible a: https://link-springer-com.recursos.biblioteca.upc.edu/book/10.1007/978-3-030-23049-4. ISBN 9783030230494.
- Flynn, M.J.; Luk, W. Computer system design: system-on-chip [en línia]. Hoboken: Wiiey, 2011 [Consulta: 11/06/2024]. Disponible a : https://ebookcentral-proquest-com.recursos.biblioteca.upc.edu/lib/upcatalunya-ebooks/detail.action?pq-origsite=primo&docID=693260. ISBN 9781118009901.
- Greaves, D.J. Modern system-on-chip design on Arm. Cambridge: Arm Education Media, 2021. ISBN 9781911531364.
- Beuchat, R.; Depraz, F.; Guerrieri, A.; Kashani, S. Fundamentals of system-on-chip: design on Arm Cortex-M microcontrollers. Cambridge: Arm Education Media, 2021. ISBN 9781911531333.
- Mehta, A.B. ASIC/SoC functional design verification [en línia]. Springer, 2017 [Consulta: 11/06/2024]. Disponible a: https://link-springer-com.recursos.biblioteca.upc.edu/book/10.1007/978-3-319-59418-7. ISBN 9783319594187.
- Wile, B.; Goss, J.C.; Roesner, W. Comprehensive functional verification: the complete industry cycle [en línia]. 1st ed. Amsterdam ; Boston: Elsevier/Morgan Kaufmann, 2005 [Consulta: 13/06/2024]. Disponible a: https://ebookcentral-proquest-com.recursos.biblioteca.upc.edu/lib/upcatalunya-ebooks/detail.action?pq-origsite=primo&docID=234976. ISBN 9780080476643.
- Taraate, V. Digital logic design using Verilog: coding and RTL synthesis [en línia]. 2nd ed. Singapore: Springer, 2023 [Consulta: 13/06/2024]. Disponible a: https://link-springer-com.recursos.biblioteca.upc.edu/book/10.1007/978-981-16-3199-3. ISBN 9789811946523.
- Herdt, V.; Drechsler, R.; Grosse, D. Enhanced virtual prototyping: featuring RISC-V case studies [en línia]. Cham, Switzerland: Springer, 2021 [Consulta: 13/06/2024]. Disponible a: https://link-springer-com.recursos.biblioteca.upc.edu/book/10.1007/978-3-030-54828-5. ISBN 9783030548285.

RECURSOS

Material informàtic:
- EDA tools: Siemens QuestaSIM (https://eda.sw.siemens.com/en-US/ic/questa-one/simulation/questa-one-sim/) Siemens Catapult HLS (https://eda.sw.siemens.com/en-US/ic/catapult-high-level-synthesis/). Eines EDA

Altres recursos:
IPs: processadors RISC-V, perifèrics i eines de codi obert.
Eines EDA de disseny i verificació.