Guía docente
230660 - PROEL - Electrónica Programable

Última modificación: 02/06/2022

Unidad responsable: Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona
Unidad que imparte: 710 - EEL - Departamento de Ingeniería Electrónica.

Titulación: MÁSTER UNIVERSITARIO EN INGENIERÍA DE TELECOMUNICACIÓN (Plan 2013). (Asignatura optativa).
MÁSTER UNIVERSITARIO EN INGENIERÍA ELECTRÓNICA (Plan 2013). (Asignatura optativa).
MÁSTER UNIVERSITARIO EN TECNOLOGÍAS AVANZADAS DE TELECOMUNICACIÓN (Plan 2019). (Asignatura optativa).

Curso: 2022 **Créditos ECTS:** 5.0 **Idiomas:** Inglés

PROFESORADO

Profesorado responsable: JOAN PONS

Otros: JUAN ANTONIO CHÁVEZ, MARCO ANTONIO AZPURUA

CAPACIDADES PREVIAS

Fundamentos de electrónica digital: sistemas numéricos, códigos binarios, Álgebra de Boole, análisis y diseño de circuitos lógicos combinacionales, módulos combinacionales, análisis y diseño de circuitos secuenciales sencillos, módulos secuenciales (registros, contadores, etc.) Fundamentos de la tecnología CMOS.

COMPETENCIAS DE LA TITULACIÓN A LAS QUE CONTRIBUYE LA ASIGNATURA

Transversales:
1. TRABAJO EN EQUIPO: Ser capaz de trabajar como miembro de un equipo interdisciplinar, ya sea como un miembro más o realizando tareas de dirección, con la finalidad de contribuir a desarrollar proyectos con pragmatismo y sentido de la responsabilidad, asumiendo compromisos teniendo en cuenta los recursos disponibles.

2. USO SOLVENTE DE LOS RECURSOS DE INFORMACIÓN: Gestionar la adquisición, la estructuración, el análisis y la visualización de datos e información en el ámbito de especialidad, y valorar de forma crítica los resultados de dicha gestión.

3. TERCERA LENGUA: Conocer una tercera lengua, preferentemente el inglés, con un nivel adecuado oral y escrito y en consonancia con las necesidades que tendrán los titulados y tituladas.

METODOLOGÍAS DOCENTES

- Clases de teoria.
- Clases de laboratorio
- Trabajo personal (a distancia)
- Pruebas de respuesta corta (exámenes parciales)
- Prueba de respuesta extendida (examen final)

OBJETIVOS DE APRENDIZAJE DE LA ASIGNATURA

Objetivos de aprendizaje de la asignatura:

El objetivo de este curso es la presentación y uso de herramientas y metodologías de diseño digital avanzadas, con especial énfasis en lenguajes de descripción de hardware, dispositivos lógicos programables y técnicas de diseño avanzadas para subsistemas digitales de complejidad media.

Resultados de aprendizaje de la asignatura:

- Capacidad para diseñar, implementar y evaluar circuitos digitales de complejidad media, utilizando dispositivos lógicos programables como FPGA y CPLD.
- Capacidad para describir y evaluar circuitos lógicos de complejidad media utilizando el lenguaje de descripción VHDL y herramientas asociadas.
- Conocimiento de las características y características de los dispositivos lógicos programables comerciales, como CPLD y FPGA. Capacidad para comprender la información proporcionada por los fabricantes.
- Identificación y modelado de sistemas digitales de complejidad media. Análisis y enfoques cualitativos, estableciendo métodos para validar los resultados.

HORAS TOTALES DE DEDICACIÓN DEL ESTUDIANTADO

Tipo	Horas	Porcentaje
Horas aprendizaje autónomo	86,0	68.80
Horas grupo grande	13,0	10.40
Horas grupo pequeño	26,0	20.80

Dedicación total: 125 h

CONTENIDOS

(CAST) 1. Introduction to modern digital design

Descripción:
- Sistemas electrónicos digitales, descripción estructural y de comportamiento, circuitos integrados digitales y alternativas tecnológicas, herramientas CAD / CAE, flujo de diseño.
- Dispositivos lógicos programables: tecnologías, rendimiento, arquitecturas de complejidad media (CPLDs, FPGAs) y arquitecturas modernas (SoPC).
- Lenguaje de descripción VHDL: componentes básicos, librerías, estructuras concurrentes y secuenciales, ejemplos de aplicación.

Dedicación: 39h
Grupo grande/Teoría: 3h
Grupo pequeño/Laboratorio: 10h
Aprendizaje autónomo: 26h

(CAST) 2. Algorithmic state machines

Dedicación: 43h
Grupo grande/Teoría: 5h
Grupo pequeño/Laboratorio: 8h
Aprendizaje autónomo: 30h

(CAST) 3. Advanced design techniques and topics

Dedicación: 43h
Grupo grande/Teoría: 5h
Grupo pequeño/Laboratorio: 8h
Aprendizaje autónomo: 30h

ACTIVIDADES

(CAT) LABORATORY

Descripción:
- Módulo 1: Introducción a las herramientas hardware y software de diseño (8h).
- Módulo 2: Diseño jerárquico VHDL (9h).
- Módulo 3: Diseño ASM (9h).

Dedicación: 26h
Grupo pequeño/Laboratorio: 26h

(CAST) HOMEWORK

Descripción:
Realización y entrega de 3 o 4 pequeños trabajos, ejercicios, etc. hechos individualmente fuera del aula.

Dedicación: 6h
Aprendizaje autónomo: 6h

(CAST) SHORT ANSWER TESTS (CONTROL)

Descripción:
Dos exàmens cortos que se hacen durante el curso.

Dedicación: 2h
Grupo grande/Teoría: 2h

(CAST) EXTENDED ANSWER TEST (FINAL EXAMINATION)

Dedicación: 3h
Grupo grande/Teoría: 3h

SISTEMA DE CALIFICACIÓN

Puntuación final: 60% nota de teoría + 40% nota de laboratorio
La nota teórica es la máxima entre ...
- 100% examen final,
- 50% examen final + 50% de exámenes parciales, controles y otras actividades realizadas durante el curso.

Es posible librarse del examen final si la nota de los exámenes parciales y de otros trabajos realizados durante el curso (llamada CTG) es 7,5 o más. En este caso, la CTG se convierte en la nota de teoría.

NORMAS PARA LA REALIZACIÓN DE LAS PRUEBAS.

En los exámenes no se permite utilizar dispositivos con conexión inalámbrica (teléfonos móviles, portátiles, tablets, etc.), ni calculadoras programables. Además es necesario aportar algún documento identificativo (DNI, pasaporte, etc.)

BIBLIOGRAFÍA

Básica:
- Balch, M. Complete digital design: a comprehensive guide to digital electronics and computer system architecture. New York: McGraw-Hill, 2003. ISBN 978-0071737708.
- Zwolinski, M. Digital system design with VHDL. 2nd ed. Harlow, England: Prentice-Hall, 2004. ISBN 013039985X.

Complementaria:
- Rushton, A. VHDL for logic synthesis [en línea]. 3rd ed. Wiley, 2011 [Consulta: 21/06/2017]. Disponible a: http://onlinelibrary.wiley.com/book/10.1002/9781119995852. ISBN 9781119995852.
- Lee, S. Advanced digital logic design: using VHDL, state machines, and synthesis for FPGAs. Southbank: Thomson, 2006. ISBN 978-0534466022.