Guía docente
230735 - HDD - Diseño Digital de Alto Nivel

Última modificación: 25/05/2023

Unidad responsable: Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona
Unidad que imparte: 710 - EEL - Departamento de Ingeniería Electrónica.

Titulación: MÁSTER UNIVERSITARIO EN INGENIERÍA DE TELECOMUNICACIÓN (Plan 2013). (Asignatura optativa).
MÁSTER UNIVERSITARIO EN TECNOLOGÍAS AVANZADAS DE TELECOMUNICACIÓN (Plan 2019). (Asignatura optativa).
MÁSTER UNIVERSITARIO EN INGENIERÍA ELECTRÓNICA (Plan 2022). (Asignatura obligatoria).

Curso: 2023 **Créditos ECTS:** 5.0 **Idiomas:** Inglés

PROFESORADO

Profesorado responsable: Consultar aquí / See here: https://telecos.upc.edu/ca/estudis/curs-actual/professorat-responsables-coordinadors/responsables-assignatura

Otros: Consultar aquí / See here: https://telecos.upc.edu/ca/estudis/curs-actual/professorat-responsables-coordinadors/professorat-assignat-idioma

CAPACIDADES PREVIAS

- Diseño digital basado en un lenguaje de descripción hardware de nivel RTL (VHDL, Verilog, ...).
- Diseño y simulación de sistemas digitales básicos: funciones lógicas combinacionales y secuenciales, funciones aritméticas y máquinas de estados finitos.
- Implementación y depuración de sistemas digitales básicos en dispositivos configurables (FPGAs).
- Desarrollo de aplicaciones software basadas en un microprocesador/microcontrolador.
- Lenguaje de programación C.

COMPETENCIAS DE LA TITULACIÓN A LAS QUE CONTRIBUYE LA ASIGNATURA

Específicas:
CMEE15. Analizar, diseñar e implementar interfaces de comunicación hardware/software.
CMEE16. Especificar y desarrollar sistemas de tratamiento de información utilizando técnicas de co-diseño hardware/software.
CMEE17. Diseñar e implementar sistemas digitales basados en sistemas integrados (SOC) configurables con lenguajes de descripción de alto nivel y herramientas CAE.

Transversales:
CTMEE3. Trabajo en equipo. Ser capaz de trabajar como miembro de un equipo interdisciplinar, ya sea como un miembro más o realizando tareas de dirección, con la finalidad de contribuir a desarrollar proyectos con pragmatismo y sentido de la responsabilidad, asumiendo compromisos teniendo en cuenta los recursos disponibles.

METODOLOGÍAS DOCENTES

- Clases magistrales
- Clases de laboratorio
- Trabajo práctico de laboratorio
- Trabajo en grup (no presencial)
- Examen final

OBJETIVOS DE APRENDIZAJE DE LA ASIGNATURA

Resultados de aprendizaje de la asignatura:

- Entender las implicaciones del co-diseño hardware/software y del uso de sistems integrados configurables (SOC).
- Diseño e implementación de intarfaces de comunicación entre subsistemas programables (microprocesador/microcontrolador) y susbistemas configurables (FPGA).
- Entender los principios de diseño de sistemas digitales a alto nivel basados en componentes programables y configurables.
- Diseño e implementación, usando lenguajes y técnicas de diseño de alto nivel, de sistemas digitales de comunicación y de procesado de información.

HORAS TOTALES DE DEDICACIÓN DEL ESTUDIANTADO

Tipo	Horas	Porcentaje
Horas aprendizaje autónomo	86,0	68.80
Horas grupo pequeño	13,0	10.40
Horas grupo grande	26,0	20.80

Dedicación total: 125 h

CONTENIDOS

1. Introducción

Descripción:
- Motivación para el diseño de alto nivel
- Principios de co-diseño hardware/software
- Metodología de síntesi a alto nivel
- Principios de optimización del diseño
- Lenguajes de descripkción de alto nivel
- Ejemplos industriales

Dedicación: 4h
Grupo grande/Teoría: 2h
Aprendizaje autónomo: 2h

2. Lenguajes de descripción hardware de alto nivel

Descripción:
- El lenguaje de descripción hardware Verilog
- El lenguaje de descripción hardware SystemVerilog
- El lenguaje de descripción hardware SystemC
- Verificación del diseño basada en SystemVerilog

Dedicación: 18h
Grupo grande/Teoría: 8h
Aprendizaje autónomo: 10h

3. Síntesis digital de alto nivel

Descripción:
- Tipos de datos con precisión de bit
- Principios de la síntesis de alto nivel
- Planificación
- Asignación de recursos
- Desarrollo de bucles
- E/S y memorias

Dedicación: 12h
Grupo grande/Teoría: 6h
Aprendizaje autónomo: 6h

4. Interfaces hardware/software

Descripción:
- Principios de comunicación hardware/software
- Buses on-chip
- Interfaces de microprocesador
- Interfaces de hardware

Dedicación: 8h
Grupo grande/Teoría: 2h
Aprendizaje autónomo: 6h

5. Diseño de sistemas de procesado específicos

Descripción:
- Subsistemas de video
- Muliplicación de vectores y matrices
- Algoritmos de ordenación

Dedicación: 24h
Grupo grande/Teoría: 4h
Aprendizaje autónomo: 20h

LABORATORIO

Descripción:
- Diseño de una aplicación software para la parte programable de un SOC
- Desarrollo de periféricos a medida y gestión de interrupciones
- Introducción al lenguaje SystemVerilog y al simulador QuestaSim
- Diseño de un co-processador aritmético
- Diseño e implementación de una interfaz AXI4 para el co-procesador aritmético
- Introducción a la herramienta de síntesis de alto nivel
- Diseño de alto nivel de un systema de procesado de señal
- Proyecto específico

Dedicación: 26h
Grupo pequeño/Laboratorio: 13h
Aprendizaje autónomo: 13h

ACTIVIDADES

LABORATORIO

Dedicación: 26h
Grupo grande/Teoría: 13h
Aprendizaje autónomo: 13h

TRABAJO EN GRUPO

Descripción:
Un trabajo en grupo (2-3 personas) sobre uno de los temas propuestos en el capítulo 5. Se deberá entregar una presentación y un report escrito y el grupo de trabajo deberá realizar una presentación oral sobre el mismo.

Dedicación: 24h
Grupo grande/Teoría: 4h
Aprendizaje autónomo: 20h

EXAMEN FINAL

Descripción:
Examen final

Dedicación: 2h 30m
Grupo grande/Teoría: 2h 30m

SISTEMA DE CALIFICACIÓN

Examen final: 40%
Trabajos de auto-estudio por grupos: 20%
Prácticas de laboratorio: 40%

BIBLIOGRAFÍA

Básica:
- Kastner, Ryan ; Matai, Janarbek; Neuendorfer, Stephen. Parallel Programming for FPGAs [en línea]. Kastner Research Group, 2018 [Consulta: 06/09/2022]. Disponible a: https://kastner.ucsd.edu/hlsbook/.
- Scaumont, Patrick R. A Practical introduction to Hardware/software Codesign [en línea]. 2nd ed. New York, NY: Springer, 2014 [Consulta: 21/07/2022]. Disponible a: https://link-springer-com.recursos.biblioteca.upc.edu/book/10.1007/978-1-4614-3737-6. ISBN 9781461437376.
- Fingeroff, M. High-level synthesis: blue book. [United States]: Xlibris Corporation, 2010. ISBN 9781450097246.

Complementaria:
- Sutherland, Stuart; Davidmann, Simon; Flake, Peter. SystemVerilog for Design: a guide to using SystemVerilog for hardware design and modeling [en línea]. 2nd ed. New York, NY: Springer, 2006 [Consulta: 06/09/2022]. Disponible a: https://link-springer-com.recursos.biblioteca.upc.edu/book/10.1007/0-387-36495-1. ISBN 0387333991.
- Grötker, Thorsten; Liao, Stan; Martin, Grant; Swan, Stuart. System Design with SystemC [en línea]. Boston: Kluwer Academinc Publishers, 2002 [Consulta: 06/09/2022]. Disponible a: https://link-springer-com.recursos.biblioteca.upc.edu/book/10.1007/b116588. ISBN 9781402070723.