

230019 - DGD - Disseny Digital

Unitat responsable: 230 - ETSETB - Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona
Unitat que imparteix: 710 - EEL - Departament d'Enginyeria Electrònica
Curs: 2018
Titulació: GRAU EN ENGINYERIA DE TECNOLOGIES I SERVEIS DE TELECOMUNICACIÓ (Pla 2015). (Unitat docent Obligatòria)
GRAU EN ENGINYERIA DE SISTEMES AUDIOVISUALS (Pla 2009). (Unitat docent Obligatòria)
GRAU EN ENGINYERIA DE SISTEMES ELECTRÒNICS (Pla 2009). (Unitat docent Obligatòria)
GRAU EN CIÈNCIES I TECNOLOGIES DE TELECOMUNICACIÓ (Pla 2010). (Unitat docent Obligatòria)
GRAU EN ENGINYERIA DE SISTEMES DE TELECOMUNICACIÓ (Pla 2010). (Unitat docent Obligatòria)
GRAU EN ENGINYERIA TELEMÀTICA (Pla 2010). (Unitat docent Obligatòria)
Crèdits ECTS: 6 Idiomes docència: Català

Professorat

Responsable: Pons Nin, Joan
Mateo Peña, Diego
Altres: Altet, Josep
Bardés, Daniel
Bermejo, Sandra
Calderer, Josep
Chávez, Juan Antonio
Garcies, Pau
Martín, Isidro
Mateo, Diego
Pons, Joan
Puigdollers, Joaquim

Capacitats prèvies

Anàlisi bàsica de circuits electrònics.
Coneixements bàsics de dispositius electrònics i, en particular, del transistor MOS.

Requisits

Fonaments d'Electrònica
Circuits Lineals

Competències de la titulació a les quals contribueix l'assignatura

Genèriques:

12 CPE N2. Capacitat per identificar, formular i resoldre problemes d'enginyeria: plantejar i resoldre problemes d'enginyeria en l'àmbit TIC. Desenvolupar un mètode d'anàlisi i solució de problemes sistemàtic, crític i creatiu.

230019 - DGD - Disseny Digital

Metodologies docents

Classes expositives i d'aplicació
Classes de laboratori
Treball en grup (no presencial)
Treball individual (no presencial)
Exercicis
Proves de resposta curta (Control)
Proves de resposta llarga (Examen Final)
Pràctica de laboratori

Objectius d'aprenentatge de l'assignatura

Capacitat d'anàlisi, disseny i verificació experimental de subsistemes electrònics digitals combinacionals i seqüencials emprant eines modernes. A més, l'assignatura introdueix i utilitza el llenguatge de descripció de hardware VHDL. També s'inclouen nocions sobre la família lògica CMOS, la utilització de dispositius lògics programables i una introducció als sistemes digitals complexos.

Resultat de l'aprenentatge:

L'estudiant és capaç d'analitzar i dissenyar circuits combinacionals i seqüencials, síncrons i asíncrons i d'utilitzar circuits integrats.

L'estudiant coneix i sap aplicar els fonaments de llenguatges de descripció de hardware.

En treballar en equip, l'estudiant identifica els objectius del grup i pot dissenyar un pla de treball per a assolir-los, identificar les responsabilitats de cada component del grup i assumir el compromís de la tasca assignada.

Identifica, modela i planteja problemes a partir de situacions obertes. Explora i aplica les alternatives per a la seva resolució. Maneja aproximacions.

Hores totals de dedicació de l'estudiantat

Dedicació total: 150h	Hores grup gran:	39h	26.00%
	Hores grup petit:	26h	17.33%
	Hores aprenentatge autònom:	85h	56.67%

230019 - DGD - Disseny Digital

Continguts

<p>Tema 1. Introducció al disseny digital</p>	<p>Dedicació: 17h Grup gran/Teoria: 7h Aprentatge autònom: 10h</p>
<p>Descripció: L'abstracció digital, sistemes i senyals digitals, comportament vs estructura, jerarquia. Funcions lògiques i àlgebra de Boole. Sistemes de numeració i codis. Sota l'abstracció digital: alimentació, retard, consum, nivells lògics, alta impedància.</p>	
<p>Tema 2. Disseny combinacional</p>	<p>Dedicació: 30h Grup gran/Teoria: 10h Grup petit/Laboratori: 2h Aprentatge autònom: 18h</p>
<p>Descripció: Disseny canònic en SoP i PoS. Simplificació de funcions lògiques. Disseny amb mòduls combinacionals. Multiplexors, descodificadors, sumadors, comparadors, etc.</p>	
<p>Tema 3. Disseny combinacional amb VHDL</p>	<p>Dedicació: 24h Grup gran/Teoria: 6h Grup petit/Laboratori: 4h Aprentatge autònom: 14h</p>
<p>Descripció: Història i trets bàsics dels HDLs, metodologies i eines de disseny. Elements fonamentals: tipus de dades, objectes de dades, operadors. Unitats de descripció: entitats, arquitectures, paquets i llibreries. Assignacions concurrents, condicionals i seleccions. Processos i sentències seqüencials. Declaració i instanciació de components.</p>	
<p>Tema 4. Disseny seqüencial</p>	<p>Dedicació: 55h Grup gran/Teoria: 15h Grup petit/Laboratori: 10h Aprentatge autònom: 30h</p>
<p>Descripció: Sistemes asíncrons i síncrons, comportament temporal. Latxos i biestables. Anàlisi i síntesi a mida de màquines d'estats síncrones. Disseny modular seqüencial, registres i comptadors. Disseny seqüencial amb VHDL. Temporització: retards, temps de setup i hold, skews, tractament de senyals de reset i de rellotge. Màquines algorísmiques, unitats de dades i de control.</p>	

230019 - DGD - Disseny Digital

Tema 5. Circuits digitals CMOS	Dedicació: 22h Grup gran/Teoria: 10h Grup petit/Laboratori: 0h Aprentatge autònom: 12h
Descripció: Tipus de CIs digitals i famílies lògiques. Transistors MOS. Inversor i portes bàsiques CMOS. Prestacions en portes CMOS: retards, espuris, consums estàtics i dinàmics. Dispositius de lògica programable, cèl.lules lògiques i estils de síntesi. Memòries.	

Sistema de qualificació

Qualificació final en funció de les qualificacions respectives de la part de teoria (60%) i de la part de laboratori (40%). La part de teoria consta en un 60% de l'examen final de teoria i un 40% d'avaluació continuada: exàmens, treballs, lliurament de problemes o altres activitats que es facin durant el curs. La part de laboratori s'obté a partir de les pràctiques fetes i de l'examen final de laboratori.

La re-avaluació de l'assignatura implica tornar a fer l'examen final, que inclou teoria i de laboratori. Les qualificacions obtingudes substitueixen les anteriors. No són re-avaluables ni l'avaluació continuada ni les pràctiques.

En aquesta assignatura s'avalua la competència genèrica:

- Capacitat per identificar, formular i resoldre problemes d'enginyeria (Nivell Mitjà)

Normes de realització de les activitats

En els exàmens no es permet l'ús de dispositius amb connexió inalàmbrica (mòbils, portàtils, tablets, etc.), ni de calculadores programables. A més, cal portar algun document identificatiu (DNI, passaport, etc.)

Bibliografia

Bàsica:

Harris, S.L.; Money, D. Digital design and computer architecture. Waltham, MA: Morgan Kaufmann, 2016. ISBN 9780128000564.

Pardo Carpio, F.; Boluda Grau, J.A. VHDL: lenguaje para síntesis y modelado de circuitos. 3a ed. act. Madrid: Ra-ma, 2011. ISBN 9788499640402.

Ercegovac, M.D.; Lang, T.; Moreno, J.H. Introduction to digital systems. Estats Units d'Amèrica: John Wiley & Sons, 1999. ISBN 0471527998.

Altres recursos:

Material informàtic

Quartus II Web edition

Programari gratuït de disseny digital sobre lògica programable.

Es pot descarregar de: www.altera.com