

# Guia docent

## 230091 - DSBM - Disseny de Sistemes Basats en Microprocessadors

Última modificació: 29/04/2020

**Unitat responsable:** Escola Tècnica Superior d'Enginyeria de Telecomunicació de Barcelona

**Unitat que imparteix:** 710 - EEL - Departament d'Enginyeria Electrònica.

**Titulació:** GRAU EN ENGINYERIA DE TECNOLOGIES I SERVEIS DE TELECOMUNICACIÓ (Pla 2015). (Assignatura obligatòria).

**Curs:** 2020

**Crèdits ECTS:** 6.0

**Idiomes:** Català

### PROFESSORAT

**Professorat responsable:** Jimenez Serres, Vicente

**Altres:** Dominguez Pumar, Manuel M.  
Salazar Soler, Jorge  
Bardes Llorensi, Daniel  
Pol Fernandez, Clemente  
Madrenas Boadas, Jordi

### COMPETÈNCIES DE LA TITULACIÓ A LES QUALS CONTRIBUEIX L'ASSIGNATURA

#### Transversals:

07 AAT N2. APRENTATGE AUTÒNOM - Nivell 2: Dur a terme les tasques encomanades a partir de les orientacions bàsiques donades pel professorat, decidint el temps que cal emprar per a cada tasca, incloent-hi aportacions personals i ampliant les fonts d'informació indicades.

### METODOLOGIES DOCENTS

Classes expositives  
Classes laboratori  
Treball en grup (no presencial)  
Treball individual (no presencial)  
Proves de resposta curta (Control)  
Proves de resposta llarga (Examen Final)  
Pràctica de laboratori

### OBJECTIUS D'APRENTATGE DE L'ASSIGNATURA

Programació, anàlisi i disseny de sistemes basats en microprocessador / microcontrolador.

### HORES TOTALES DE DEDICACIÓ DE L'ESTUDIANTAT

Tipus	Hores	Percentatge
Hores grup petit	26,0	17.33
Hores grup gran	39,0	26.00
Hores aprenentatge autònom	85,0	56.67

**Dedicació total:** 150 h

## CONTINGUTS

### T1-Introducció

**Descripció:**

Descripció de l'assignatura. Context de la electrònica digital. Opcions d'implementació digital. Estructura bàsica d'un sistema basat en CPU. Execució de software.

**Dedicació:** 1h 58m

Grup gran/Teoria: 1h

Aprenentatge autònom: 0h 58m

### T2-Compilació i depuració

**Descripció:**

Distinció de Software i Firmware. Generació del codi. Càrrega del codi. Depuració.

**Dedicació:** 5h 50m

Grup gran/Teoria: 3h

Aprenentatge autònom: 2h 50m

### T3-Compatibilitat elèctrica

**Descripció:**

Característiques estàtiques i dinàmiques. Requisits i respostes. Compatibilitat en connexions. Bussos. Us de col·lector/drenador obert en bussos no arbitrats.

**Dedicació:** 14h 28m

Grup gran/Teoria: 5h

Aprenentatge autònom: 9h 28m

### T4-La CPU

**Descripció:**

Unitat de control i datapath. Estructura Von Neumann i Harvard. Cicle d'instrucció. Microprograma. Mètriques de velocitat i consum. Optimització de CPUs. Bussos externs. Endianness. Jerarquia de memòria. Memòria cau. Protecció i memòria virtual.

**Dedicació:** 13h 36m

Grup gran/Teoria: 7h

Aprenentatge autònom: 6h 36m

### T5-Subsistema de memòria

**Descripció:**

Tipus de memòries. Senyals típics en memòries SRAM i ROM. Descodificació. Memòries DRAM i altres.

**Dedicació:** 14h 28m

Grup gran/Teoria: 5h

Aprenentatge autònom: 9h 28m



### T6-Temporització

**Descripció:**

contingut català

**Objectius específics:**

Requisits a avaluar. Temporització i avaluació en lectura i escriptura. Temporització en DRAMs.

**Dedicació:** 14h 28m

Grup gran/Teoria: 5h

Aprenentatge autònom: 9h 28m

### T7-Entrada/Sortida

**Descripció:**

Connexió del perifèrics. Mapa de I/O. Registres. Sincronització per polling i interrupció. RSIs. Context d'execució. Enmascarament. Latències. Excepcions. Exemples de perifèrics: Temporitzadors, Convertidors, Comunicacions.

**Dedicació:** 11h 40m

Grup gran/Teoria: 6h

Aprenentatge autònom: 5h 40m

### T8-Model de programació

**Descripció:**

Tasques i events. Ús de CPU. Sistemes operatius. Processos. Sistemes real time. Scheduling. Sincronització entre processos.

**Dedicació:** 4h 20m

Grup gran/Teoria: 1h 30m

Aprenentatge autònom: 2h 50m

### Pràctiques

**Descripció:**

Desenvolupament amb un sistema ARM Cortex M4. Entorn de desenvolupament. Depuració. Accés a perifèrics. Interrupcions. Mesures de temporització. Us de threading.

**Dedicació:** 58h

Grup petit/Laboratori: 26h

Aprenentatge autònom: 32h

## SISTEMA DE QUALIFICACIÓ

50 % Examen Final

30 % Pràctiques

20 % Avaluació continua



## BIBLIOGRAFIA

---

### **Bàsica:**

- Clements, Alan. Microprocessor systems design : 68000 hardware, software, and interfacing. 3rd ed. Boston [etc.]: PWS, cop. 1997. ISBN 0534948227.
- Cabestany, J.; Madrenas, J.; Masana F.; Salazar, J. ; Pol, C.. Disseny de sistemes digitals amb microprocessadors [en línia]. 2a ed. Barcelona: Edicions UPC, 2000 [Consulta: 07/05/2020]. Disponible a: <http://hdl.handle.net/2099.3/36234>. ISBN 8483013657.

### **Complementària:**

- Catsoulis, J. Designing embedded hardware [en línia]. 2nd ed. Beijing [etc.]: O'Reilly, 2005 [Consulta: 07/05/2020]. Disponible a: <https://ebookcentral.proquest.com/lib/upcatalunya-ebooks/detail.action?docID=540710>. ISBN 0596007558.
- Li, Qing; Yao, Caroline. Real-Time concepts for embedded systems. San Francisco: CMPBooks, cop. 2003. ISBN 1578201241.
- Tanenbaum, Andrew S. Structured computer organization [en línia]. 6th ed. Boston: Pearson, 2013 [Consulta: 07/05/2020]. Disponible a: <https://ebookcentral.proquest.com/lib/upcatalunya-ebooks/detail.action?docID=5173727>. ISBN 9780273775331.