



# Guia docent

## 820241 - DMD - Disseny Microelectrònic Digital

Última modificació: 04/06/2021

**Unitat responsable:** Escola d'Enginyeria de Barcelona Est  
**Unitat que imparteix:** 710 - EEL - Departament d'Enginyeria Electrònica.

**Titulació:** GRAU EN ENGINYERIA ELECTRÒNICA INDUSTRIAL I AUTOMÀTICA (Pla 2009). (Assignatura optativa).

**Curs:** 2021      **Crèdits ECTS:** 6.0      **Idiomes:** Anglès

### PROFESSORAT

---

**Professorat responsable:** Cosp Vilella, Jordi

**Altres:** Segon quadrimestre:  
JORDI COSP VILELLA - M11

### REQUISITS

---

Haver cursat amb aprofitament les assignatures Electrònica Digital i Microprocessador i Tecnologia Electrònica

### COMPETÈNCIES DE LA TITULACIÓ A LES QUALS CONTRIBUEIX L'ASSIGNATURA

---

**Específiques:**

1. Capacitat per dissenyar sistemes electrònics analògics, digitals i de potència.

**Transversals:**

2. COMUNICACIÓ EFICAC ORAL I ESCRITA - Nivell 3: Comunicar-se de manera clara i eficient en presentacions orals i escrites adaptades al tipus de públic i als objectius de la comunicació utilitzant les estratègies i els mitjans adequats.
3. ÚS SOLVENT DELS RECURSOS D'INFORMACIÓ - Nivell 3: Planificar i utilitzar la informació necessària per a un treball acadèmic (per exemple, per al treball de fi de grau) a partir d'una reflexió crítica sobre els recursos d'informació utilitzats.

### METODOLOGIES DOCENTS

---

A les sessions de teoria es mostrarà com analitzar i dissenyar circuits electrònics digitals integrats (xips) i configurar dispositius programables comercials (FPGA i CPLD) mitjançant l'exposició de continguts per part del professor i la realització d'exercicis.

Paral·lelament, al laboratori l'estudiant aprendrà a utilitzar eines informàtiques de disseny electrònic per a fer els seus propis dissenys i assentar els conceptes apresos a les sessions de teoria.

També es realitzarà de forma dirigida, un petit projecte de disseny i verificació experimental d'un circuit electrònic digital utilitzant eines de disseny d'alt nivell (VHDL)

### OBJECTIUS D'APRENENTATGE DE L'ASSIGNATURA

---

Aprendre a analitzar i dissenyar circuits electrònics digitals integrats sobre circuits d'aplicació específica (ASIC) o dispositius lògic programables estàndard (PLD) utilitzant llenguatges de descripció hardware d'alt nivell.

Aprendre a analitzar i dissenyar els elements bàsics que formen un circuit electrònic digital.

Conèixer les eines d'Automatització per al Disseny Electrònic (EDA) que hi ha disponibles al mercat.



## HORES TOTALES DE DEDICACIÓ DE L'ESTUDIANTAT

Tipus	Hores	Percentatge
Hores grup gran	45,0	30.00
Hores grup petit	15,0	10.00
Hores aprenentatge autònom	90,0	60.00

Dedicació total: 150 h

## CONTINGUTS

### Introducció a la microelectrònica

**Descripció:**

Introducció i conceptes bàsics de la tecnologia i el disseny microelectrònic

**Objectius específics:**

Introduir-se als fonaments de la microelectrònica.

**Activitats vinculades:**

Cap

**Competències relacionades:**

CEEIA-24. Capacitat per dissenyar sistemes electrònics analògics, digitals i de potència.

06 URI N3. ÚS SOLVENT DELS RECURSOS D'INFORMACIÓ - Nivell 3: Planificar i utilitzar la informació necessària per a un treball acadèmic (per exemple, per al treball de fi de grau) a partir d'una reflexió crítica sobre els recursos d'informació utilitzats.

04 COE N3. COMUNICACIÓ EFICAÇ ORAL I ESCRITA - Nivell 3: Comunicar-se de manera clara i eficient en presentacions orals i escrites adaptades al tipus de públic i als objectius de la comunicació utilitzant les estratègies i els mitjans adequats.

**Dedicació:** 5h

Grup gran/Teoria: 2h

Aprenentatge autònom: 3h

### Descripció hardware d'alt nivell de circuits integrats (VHDL)

**Descripció:**

El llenguatge VHDL i la seva aplicació al disseny de circuits integrats digitals.

Sentències concurrents

Sentències seqüencials

Generació de testbenches

Generació de fitxers de restriccions

Conceptes avançats del disseny digital

**Objectius específics:**

Aprendre a dissenyar sistemes digitals mitjançant descripcions hardware d'alt nivell

**Activitats vinculades:**

Realització d'un disseny digital utilitzant el llenguatge de descripció hardware d'alt nivell VHDL i verificació pràctica de la seva funcionalitat sobre un dispositiu programable (FPGA)

**Dedicació:** 54h 30m

Grup gran/Teoria: 19h

Grup petit/Laboratori: 7h

Aprenentatge autònom: 28h 30m

## Revisió dels fonaments del transistor MOS

### Descripció:

Models del transistor MOS i conceptes bàsics  
Les corbes característiques del transistor MOS  
Regions de funcionament  
El transistor NMOS vs el transistor PMOS  
La font de corrent

### Objectius específics:

Conèixer els fonaments dels transistors de tecnologia MOS i poder usar els models correctament per al disseny i anàlisi de circuits.

### Activitats vinculades:

Obtenir les corbes tensió-corrent dels transistors MOS de tipus N i P mitjançant simulacions i extreure'n els paràmetres més importants.

### Competències relacionades:

CEEIA-24. Capacitat per dissenyar sistemes electrònics analògics, digitals i de potència.  
06 URI N3. ÚS SOLVENT DELS RECURSOS D'INFORMACIÓ - Nivell 3: Planificar i utilitzar la informació necessària per a un treball acadèmic (per exemple, per al treball de fi de grau) a partir d'una reflexió crítica sobre els recursos d'informació utilitzats.  
04 COE N3. COMUNICACIÓ EFICAÇ ORAL I ESCRITA - Nivell 3: Comunicar-se de manera clara i eficient en presentacions orals i escrites adaptades al tipus de públic i als objectius de la comunicació utilitzant les estratègies i els mitjans adequats.

### Dedicació: 18h

Grup gran/Teoria: 4h  
Grup petit/Laboratori: 2h  
Aprenentatge autònom: 12h

## El procés microelectrònic

### Descripció:

Introducció  
Descripció del procés microelectrònic VLSI  
El layout.

### Objectius específics:

Conèixer com és el procés per a la fabricació de circuits integrats de tecnologia CMOS i comprendre les seves implicacions en el comportament i les prestacions aquest tipus de circuits.

### Activitats vinculades:

Dibuixar el layout d'un circuit microelectrònic elemental

### Competències relacionades:

CEEIA-24. Capacitat per dissenyar sistemes electrònics analògics, digitals i de potència.  
06 URI N3. ÚS SOLVENT DELS RECURSOS D'INFORMACIÓ - Nivell 3: Planificar i utilitzar la informació necessària per a un treball acadèmic (per exemple, per al treball de fi de grau) a partir d'una reflexió crítica sobre els recursos d'informació utilitzats.  
04 COE N3. COMUNICACIÓ EFICAÇ ORAL I ESCRITA - Nivell 3: Comunicar-se de manera clara i eficient en presentacions orals i escrites adaptades al tipus de públic i als objectius de la comunicació utilitzant les estratègies i els mitjans adequats.

### Dedicació: 10h

Grup gran/Teoria: 4h  
Aprenentatge autònom: 6h



## L'inversor CMOS

### Descripció:

Estructura de l'inversor CMOS  
Comportament de l'inversor en contínua  
Comportament dinàmic de l'inversor

### Objectius específics:

Comprendre el comportament d'un inversor CMOS, ser capaç d'analitzar els seus comportaments estàtic i dinàmic i poder dissenyar-lo segons unes especificacions determinades.

### Activitats vinculades:

Dissenyar i verificar el comportament mitjançant simulacions d'un inversor CMOS.

### Competències relacionades:

CEEIA-24. Capacitat per dissenyar sistemes electrònics analògics, digitals i de potència.  
06 URI N3. ÚS SOLVENT DELS RECURSOS D'INFORMACIÓ - Nivell 3: Planificar i utilitzar la informació necessària per a un treball acadèmic (per exemple, per al treball de fi de grau) a partir d'una reflexió crítica sobre els recursos d'informació utilitzats.  
04 COE N3. COMUNICACIÓ EFICAÇ ORAL I ESCRITA - Nivell 3: Comunicar-se de manera clara i eficient en presentacions orals i escrites adaptades al tipus de públic i als objectius de la comunicació utilitzant les estratègies i els mitjans adequats.

### Dedicació: 21h 30m

Grup gran/Teoria: 6h

Grup petit/Laboratori: 2h

Aprenentatge autònom: 13h 30m

## Portes lògiques estàtiques

### Descripció:

Descripció de les portes NAND i NOR estàtiques  
Comportament en contínua de les portes NAND i NOR  
Comportament dinàmic de les portes NAND i NOR  
La lògica AND-OR-INVERSOR  
La porta de transmissió CMOS

### Objectius específics:

Comprendre el comportament d'una porta lògica CMOS, ser capaç d'analitzar els seus comportaments estàtic i dinàmic i ser capaç de dissenyar-ne una segons unes especificacions determinades.

### Activitats vinculades:

Dissenyar i verificar el comportament mitjançant simulacions d'una porta lògica CMOS.

### Competències relacionades:

CEEIA-24. Capacitat per dissenyar sistemes electrònics analògics, digitals i de potència.  
06 URI N3. ÚS SOLVENT DELS RECURSOS D'INFORMACIÓ - Nivell 3: Planificar i utilitzar la informació necessària per a un treball acadèmic (per exemple, per al treball de fi de grau) a partir d'una reflexió crítica sobre els recursos d'informació utilitzats.  
04 COE N3. COMUNICACIÓ EFICAÇ ORAL I ESCRITA - Nivell 3: Comunicar-se de manera clara i eficient en presentacions orals i escrites adaptades al tipus de públic i als objectius de la comunicació utilitzant les estratègies i els mitjans adequats.

### Dedicació: 23h

Grup gran/Teoria: 6h

Grup petit/Laboratori: 2h

Aprenentatge autònom: 15h



## Circuits seqüencials

### Descripció:

El latch RS  
El biestable activat per nivell  
El activat per flanc de rellotge

### Objectius específics:

Comprendre el comportament d'un biestable CMOS, ser capaç d'analitzar els seus comportaments estàtic i dinàmic i ser capaç de dissenyar-ne un segons unes especificacions determinades.

### Activitats vinculades:

Dissenyar i verificar el comportament mitjançant simulacions d'un biestable CMOS.

### Competències relacionades:

CEEIA-24. Capacitat per dissenyar sistemes electrònics analògics, digitals i de potència.  
06 URI N3. ÚS SOLVENT DELS RECURSOS D'INFORMACIÓ - Nivell 3: Planificar i utilitzar la informació necessària per a un treball acadèmic (per exemple, per al treball de fi de grau) a partir d'una reflexió crítica sobre els recursos d'informació utilitzats.  
04 COE N3. COMUNICACIÓ EFICAÇ ORAL I ESCRITA - Nivell 3: Comunicar-se de manera clara i eficient en presentacions orals i escrites adaptades al tipus de públic i als objectius de la comunicació utilitzant les estratègies i els mitjans adequats.

### Dedicació: 18h

Grup gran/Teoria: 4h  
Grup petit/Laboratori: 2h  
Aprentatge autònom: 12h

## SISTEMA DE QUALIFICACIÓ

Nota final: Control de seguiment: 10%; Prova final escrita 25%; Treball de laboratori: 25%; Realització d'un projecte de disseny: 40%

## NORMES PER A LA REALITZACIÓ DE LES PROVES.

Es obligatori haver realitzat les pràctiques i portar el DNI o un altre document identificatiu el dia de les proves.

## BIBLIOGRAFIA

### Bàsica:

- Bhasker, Jayaram. A VHDL primer. 3a ed. Upper Saddle River, New Jersey: Prentice Hall, cop. 1999. ISBN 0130965758.
- Johns, D.; Martin, K. Analog integrated circuit design. New York [etc.]: John Wiley, cop. 1997. ISBN 0471144487.
- Baker, R. Jacob. CMOS circuit design, layout, and simulation. 4th ed. Hoboken, New Jersey: IEEE Press : Wiley, 2019. ISBN 9781119481515.

### Complementària:

- Sansen, W. Analog design essentials [en línia]. New York: Springer-Verlag, 2006 [Consulta: 27/04/2020]. Disponible a: <http://dx.doi.org/10.1007/b135984>. ISBN 9780387257471.
- Tsvividis, Y. Operation and modeling fo the MOS transistor. 3rd ed. New York: Oxford : Oxford University Press, 2011. ISBN 9780195170153.
- Hastings, A. The Art of analog layout. 2nd ed. Upper Saddle River: Prentice Hall, cop. 2006. ISBN 0131464108.