



Guía docente

230091 - DSBM - Diseño de Sistemas Basados en Microprocesadores

Última modificación: 24/03/2026

Unidad responsable: Escuela Técnica Superior de Ingeniería de Telecomunicación de Barcelona

Unidad que imparte: 710 - EEL - Departamento de Ingeniería Electrónica.

Titulación: GRADO EN INGENIERÍA DE TECNOLOGÍAS Y SERVICIOS DE TELECOMUNICACIÓN (Plan 2015). (Asignatura obligatoria).

Curso: 2026

Créditos ECTS: 6.0

Idiomas: Catalán

PROFESORADO

Profesorado responsable: MANUEL MARIA DOMINGUEZ PUMAR

Otros:

Primer quadrimestre:

DANIEL BARDES LLORENSI - 13

RAFAEL CÁCERES CALVENTE - 41, 43

MANUEL MARIA DOMINGUEZ PUMAR - 11, 12, 13, 41, 42, 43

DIDAC VEGA BRU - 11, 42

GIOVANNI VESCIO - 12

CAPACIDADES PREVIAS

Análisis básico de circuitos electrónicos.

Conocimientos básicos de electrónica digital.

Conocimientos de programación en C.

REQUISITOS

DISEÑO DIGITAL - Precorrequiso

COMPETENCIAS DE LA TITULACIÓN A LAS QUE CONTRIBUYE LA ASIGNATURA

Transversales:

07 AAT N2. APRENDIZAJE AUTÓNOMO - Nivel 2: Llevar a cabo las tareas encomendadas a partir de las orientaciones básicas dadas por el profesorado, decidiendo el tiempo que se necesita emplear para cada tarea, incluyendo aportaciones personales y ampliando las fuentes de información indicadas.

METODOLOGÍAS DOCENTES

Clases expositivas

Clases de laboratorio

Trabajo en grupo (no presencial)

Pruebas de respuesta corta (Control)

Pruebas de respuesta larga (Examen Final)

Practica de laboratorio

OBJETIVOS DE APRENDIZAJE DE LA ASIGNATURA

Programación, análisis y diseño de sistemas basados en microprocesador / microcontrolador.

HORAS TOTALES DE DEDICACIÓN DEL ESTUDIANTE

Tipo	Horas	Porcentaje
Horas aprendizaje autónomo	85,0	56.67
Horas grupo grande	39,0	26.00
Horas grupo pequeño	26,0	17.33

Dedicación total: 150 h

CONTENIDOS

T1-Introducción

Descripción:

Descripción de la asignatura. Contexto de la electrónica digital. Opciones de implementación digital. Estructura básica de un sistema basado en CPU. Ejecución de software.

Dedicación: 1h 58m

Grupo grande/Teoría: 1h

Aprendizaje autónomo: 0h 58m

T2-Compilación y depuración

Descripción:

Distinción entre Software y Firmware. Generación de código. Carga de código. Depuración.

Dedicación: 5h 50m

Grupo grande/Teoría: 3h

Aprendizaje autónomo: 2h 50m

T3-Compatibilidad eléctrica

Descripción:

Características estáticas y dinámicas. Requisitos y respuestas. Compatibilidad en conexiones. Buses. Uso de colector/drenador abierto en buses no arbitrados.

Dedicación: 14h 28m

Grupo grande/Teoría: 5h

Aprendizaje autónomo: 9h 28m

T4-La CPU

Descripción:

Unidad de control y datapath. Estructura Von Neumann y Harvard. Ciclo de instrucción. Microprograma. Métricas de velocidad y consumo. Optimización de CPUs. Buses externos. Endianness. Jerarquía de memoria. Memoria cache. Protección y memoria virtual.

Dedicación: 13h 36m

Grupo grande/Teoría: 7h

Aprendizaje autónomo: 6h 36m

T5-Subsistema de memoria

Descripción:

Tipos de memorias. Señales típicas en memorias SRAM y ROM. Decodificación. Memorias DRAM y otras.

Dedicación: 14h 28m

Grupo grande/Teoría: 5h

Aprendizaje autónomo: 9h 28m

T6-Temporización

Descripción:

contenido castellano

Objetivos específicos:

Requisitos a evaluar. Temporización y evaluación en lectura y escritura. Temporización en DRAMs.

Dedicación: 14h 28m

Grupo grande/Teoría: 5h

Aprendizaje autónomo: 9h 28m

T7-Entrada/Salida

Descripción:

Conexión de periféricos. Mapa de I/O. Registros. Sincronización por polling e interrupción. RSIs. Contexto de ejecución. Enmascaramiento. Latencias. Excepciones. Ejemplos de periféricos: Temporizadores, Convertidores, Comunicaciones.

Dedicación: 11h 40m

Grupo grande/Teoría: 6h

Aprendizaje autónomo: 5h 40m

T8-Modelo de programación

Descripción:

Tareas y eventos. Uso de la CPU. Sistemas operativos. Procesos. Sistemas en tiempo real. Scheduling. Sincronización entre procesos.

Dedicación: 4h 20m

Grupo grande/Teoría: 1h 30m

Aprendizaje autónomo: 2h 50m

Prácticas

Descripción:

Desarrollo con un sistema ARM Cortex M4. Entorno de desarrollo. Depuración. Acceso a periféricos. Interrupciones. Medidas de temporización. Uso de hilos.

Dedicación: 58h

Grupo pequeño/Laboratorio: 26h

Aprendizaje autónomo: 32h

SISTEMA DE CALIFICACIÓN

Cualquier acto de fraude académico, plagio o uso o mera tenencia al alcance de medios no autorizados en cualquier actividad de evaluación comportará la calificación de cero (0) en la prueba o entrega afectada. Además, de acuerdo con la normativa de la Universidad, la posible derivación de los hechos para la apertura de un expediente disciplinario implicará que la asignatura quede en el estado provisional de "pendiente de evaluación" hasta la resolución del expediente. La gestión de estas incidencias se lleva a cabo de acuerdo con el [Marco de actuación para la integridad académica en la evaluación de la UPC](#).

50% Examen Final
30% Prácticas
20% Evaluación continua

En el examen de reevaluación sólo se reevalúan los contenidos de teoría, por lo que la nota resultante de la reevaluación será:

70% Examen de Reevaluación
30% Prácticas previas

BIBLIOGRAFÍA

Básica:

- Clements, Alan. Microprocessor systems design : 68000 hardware, software, and interfacing. 3rd ed. Boston [etc.]: PWS, cop. 1997. ISBN 0534948227.
- Cabestany, J.; Madrenas, J.; Masana F.; Salazar, J. ; Pol, C.. Disseny de sistemes digitals amb microprocessadors [en línea]. 2a ed. Barcelona: Edicions UPC, 2000 [Consulta: 07/05/2020]. Disponible a: <http://hdl.handle.net/2099.3/36234>. ISBN 8483013657.

Complementaria:

- Li, Qing; Yao, Caroline. Real-Time concepts for embedded systems. San Francisco: CMPBooks, cop. 2003. ISBN 1578201241.
- Tanenbaum, Andrew S. Structured computer organization [en línea]. 6th ed. Boston: Pearson, 2013 [Consulta: 07/05/2020]. Disponible a: <https://ebookcentral.proquest.com/lib/upcatalunya-ebooks/detail.action?docID=5173727>. ISBN 9780273775331.
- Catsoulis, J. Designing embedded hardware [en línea]. 2nd ed. Beijing [etc.]: O'Reilly, 2005 [Consulta: 07/05/2020]. Disponible a: <https://ebookcentral.proquest.com/lib/upcatalunya-ebooks/detail.action?docID=540710>. ISBN 0596007558.